

Техническое описание и общие принципы ремонта HDD IDE (ATA).

Версия 4
Последнее обновление: апрель 1997 г.

©ACELab Россия, Ростов-на-Дону,
тел/факс: (8632)64-17-10
www.acelab.ru

Оглавление.

Список используемых сокращений.....	2
1. Техническое описание НЖМД IDE AT.....	3
1.1. Структурная схема НЖМД IDE AT.....	3
1.1.1. Схема управления шпиндельным двигателем.....	4
1.1.2. Схема управления позиционированием.....	4
1.1.3. Канал считывания/записи.....	9
1.1.4. Сепаратор данных и предкомпенсация записи.....	10
1.1.5. Однокристальный микроконтроллер.....	11
1.2. Интерфейс IDE AT.....	15
1.2.1. Организация интерфейса IDE AT.....	15
1.2.2. Порты ввода/вывода, команды НЖМД IDE AT.....	17
1.2.3. Адресация регистров НЖМД IDE AT.....	19
1.2.4. Описание команд НЖМД IDE AT.....	20
1.3. Служебная информация НЖМД IDE AT.....	21
1.4. Логическая организация дискового пространства.....	24
1.5. Режим трансляции.....	24
1.6. Методы скрытия дефектов в НЖМД IDE AT.....	25
1.7. Работа НЖМД IDE AT.....	26
2. Ремонт НЖМД IDE AT.....	27
2.1. Интерпретация кодов ошибок при диагностике НЖМД IDE AT.....	27
2.2. Основные принципы определения неисправности.....	28
2.2.1. Неисправность с начальной инициализацией.....	28
2.2.2. Неисправность схемы управления шпиндельным двигателем.....	29
2.2.3. Неисправность системы позиционирования.....	30
2.2.4. Неисправность канала чтения/преобразования данных.....	30
2.2.5. Неисправность канала записи, схемы предкомпенсации данных.....	32
2.2.6. Разрушение служебной информации.....	34
2.3. Восстановление служебной информации.....	34
2.4. Совместимость плат управления и гермоблоков НЖМД IDE AT.....	35
Литература.....	35

Список используемых сокращений.

НЖМД - накопитель на жестких магнитных дисках;
ШИФУ - широтно-импульсное фазовое управление;
МГ - магнитная головка;
БМГ - блок магнитных головок;
АРУ - автоматическая регулировка усиления;
АМ - адресный маркер;
ГУН - генератор, управляемый напряжением;
МС - микросхема;
ФАПЧ - фазовая автоподстройка частоты;
КЦК - контрольно-циклический код;
АЦП - аналого-цифровой преобразователь;
ФНЧ - фильтр низких частот;
HOST - управляющий компьютер;
ECC - код обнаружения ошибки;
CRC - контрольно-циклический код;
FIFO - тип памяти «первым вошел - первым вышел».

1. Техническое описание НЖМД IDE AT.

1.1. Структурная схема НЖМД IDE AT.

Структурная схема НЖМД IDE AT показана на Рис.1

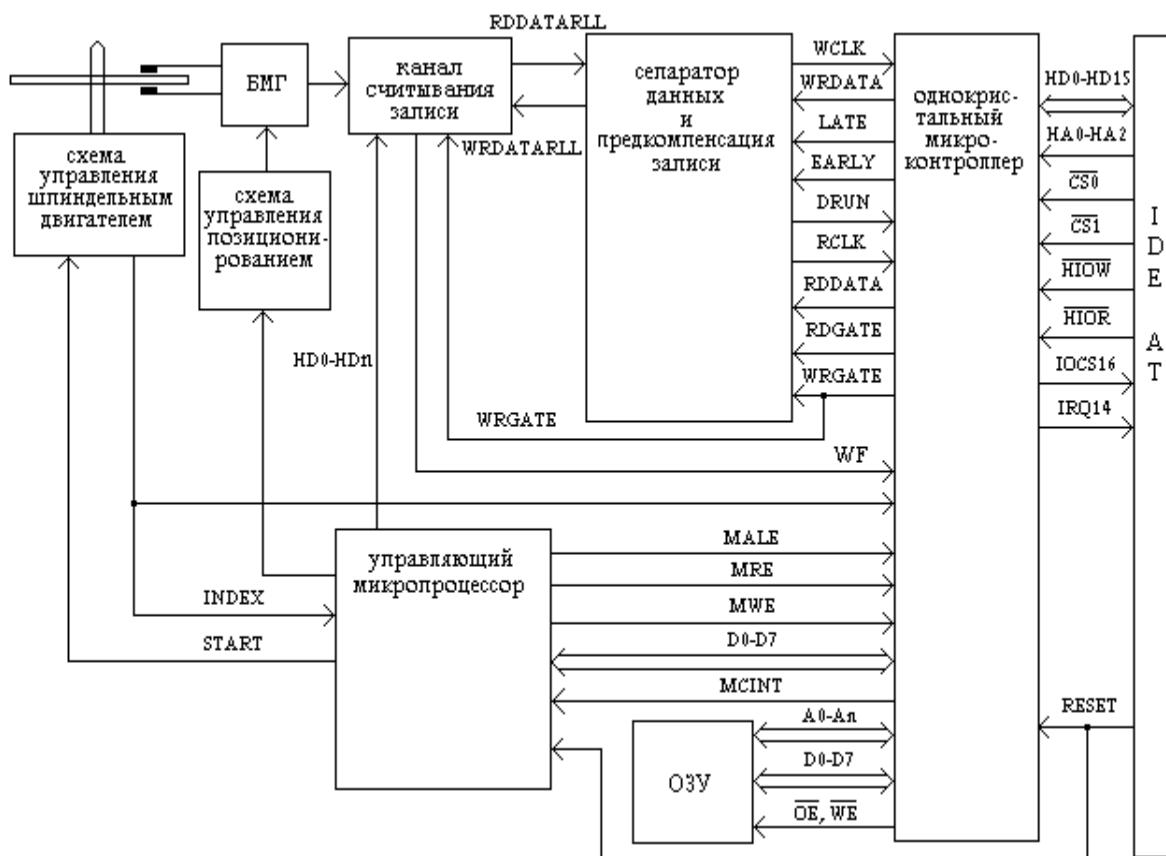


Рис.1. Структурная схема НЖМД IDE AT.

INDEX – сигнал, вырабатываемый схемой управления шпиндельного двигателя за один оборот диска;

START - разрешение на запуск шпиндельного двигателя;

HD0-HDn - двоичный код выбора головки считывания/записи;

RDDATARLL - данные чтения RLL;

WRDATARLL - данные записи RLL;

WF - сигнал, вырабатываемый схемой записи при ошибке;

WCLK - синхроимпульсы записываемых данных;

WRDATA - данные записи в коде NRZ;

LATE, EARLY - сигналы управления режимом предкомпенсации;

DRUN - выход детектора поля синхронизации;

RCLK - синхроимпульсы считываемых данных;

RDDATA - считываемые данные в коде NRZ;

RDGATE - строб чтения;

WRGATE - строб записи;

MALE - строб адреса управляющего микропроцессора;

MRE - строб чтения управляющего микропроцессора;

MWE - строб записи управляющего микропроцессора;

D0-D7 - внутренняя шина данных накопителя;

MCINT - сигнал прерывания от однокристального микроконтроллера;

/OE - строб чтения для буферного ОЗУ;

/WE - строб записи для буферного ОЗУ;
HD0-HD15, HA0-HA2, /CS0, /CS1, /HIOW, /HIOR, /IOCS16, IRQ14,
RESET - интерфейсные сигналы.

1.1.1. Схема управления шпиндельным двигателем.

Схема управления шпиндельным двигателем подробно рассмотрена в [1]. Шпиндельный двигатель НЖМД IDE AT как правило трехфазный, это обеспечивает более стабильную скорость вращения, что особенно важно при повышенной плотности записи. По этой же причине у таких двигателей, как правило, три датчика Холла (ST157A, ST351A/X, WD9xxxxA, KL-343, KL-3120), что позволяет микросхеме управления шпиндельным двигателем точнее подстраивать скорость вращения диска. Более высокие требования к схеме управления шпиндельным двигателем связаны не только с повышенной плотностью записи НЖМД IDE AT, но и с тем, что такие НЖМД имеют малые габариты, в них применяют 3-х дюймовые диски, из-за этого механическая система шпиндель-магнитные диски имеет небольшую инерционность, что, с одной стороны, позволяет быстрее раскручивать и останавливать магнитные диски, но с другой- такая механическая система сильнее подвержена детонации. В большинстве накопителей с соленоидным приводом магнитных головок для обеспечения обратной связи микросхемы управления шпиндельным двигателем и самим шпиндельным двигателем вместо датчиков Холла используется встроенная сервисная информация, она используется не только для позиционирования магнитных головок, но и для стабилизации скорости вращения шпиндельного двигателя (ST1144A, ST3144A, ST3290A, ST3660A фирмы Segate; CR3xxxxA, CFSxxx, CFAxxx фирмы Conner; Caviar фирмы Western Digital и др.). В таких НЖМД при подаче питающего напряжения шпиндельный двигатель раскручивается в форсированном режиме без анализа скорости вращения магнитных дисков. После этого специальная схема из формата сервисной информации выделяет импульсы-сервометки, которые подаются на микросхему управления шпиндельным двигателем, по этим импульсам и происходит дальнейшая стабилизация скорости вращения. Отличительной особенностью таких накопителей является наличие всего трех проводников (фаз управления), идущих к шпиндельному двигателю. В первых моделях НЖМД IDE AT скорость вращения магнитных дисков составляла, как правило, 16,6 мс (ST157A, KL-343, KC-40GA, WD9xxx8A), в современных моделях НЖМД при применении высоко-производительных однокристальных контроллеров для повышения скорости обмена скорость вращения значительно увеличена и достигает 8 мс в 1 Гбт-ных моделях CFP1060S, CFP1040A фирмы Conner. Практически во всех моделях НЖМД IDE AT разрешение на запуск двигателя подается с управляющего микропроцессора после его инициализации, поэтому шпиндельный двигатель может останавливаться при появлении интерфейсного сигнала RESET, более того, в накопителях фирмы Segate запуск шпиндельного двигателя производится только после полной внутренней диагностики накопителя.

1.1.2. Схема управления позиционированием.

В НЖМД IDE AT применяют систему позиционирования, как с шаговым двигателем, так и с соленоидным приводом (звуковой катушкой), причем в последнее время система позиционирования с соленоидным приводом практически полностью вытеснила систему позиционирования с шаговым двигателем. Это связано, прежде всего, с такой характеристикой НЖМД, как среднее время доступа. Второй причиной является все увеличивающаяся плотность записи за счет увеличения количества цилиндров на рабочей поверхности и, как следствие, уменьшение расстояния между двумя соседними дорожками. В современных НЖМД применяют системы сбалансированного ротационного позиционирования, которые более надежны и занимают значительно меньше места по сравнению с линейными, используемыми на первых моделях НЖМД. В накопителях с соленоидным двигателем для размещения сервисной информации (необходимой для позиционирования магнитных головок) используется два типа СИ:

- СИ на отдельной (выделенной) поверхности (dedicated surfase) ST1144A, ST3144A, ST3283A, ST3655A, LXT340A, MXT540A;
- Встроенная СИ (embedded).

Последняя в свою очередь подразделяется на СИ, расположенную между секторами и СИ, встроенную в формат. К первой относятся модели WDAC2120A, WDAC2200A и др., семейства Caviar architecture-0; Ранние модели семейства CR-3xxx, CFA и CFS фирмы Conner и др. В таких моделях количество сервометок на дорожке точно соответствует количеству секторов накопителя и расположены они строго между секторами. Причем количество сервометок на дорожке меняется в соответствии с зонным распределением.

современных накопителях используется СИ, встроенная в формат. При этом количество сервометок на всех дорожках одинаково и равно, как, например, в модели ST3660A - 60. В таких накопителях формат не привязан к сервометкам и дорожку можно отформатировать на различное количество секторов. Причем когда встречается сервометка, физический формат прерывается (даже если встречается поле данных) и продолжается только после ее идентификации.

В первых НЖМД IDE AT с шаговым двигателем ST157A, KL-343 использовалось обычное фазовое управление шаговым двигателем, которое подробно рассмотрено в литературе, [1] и заключается в том, что для перемещения на заданную дорожку к фазам шагового двигателя необходимо приложить последовательно дискретные напряжения, при этом вал двигателя повернется на заданный угол. Никакой обратной связи о положении головок такая система не имела и емкость накопителей, которые использовали такой принцип позиционирования, не превышала 40 Мбт. В более поздних НЖМД с шаговым двигателем стали использовать широтно-импульсное фазовое управление (ST351A/X, WD9xxxxA, KL3100, KL3120). В таких накопителях применяется встроенный сервоформат и поэтому они занимают промежуточное положение между накопителями с шаговым двигателем и накопителями с соленоидным приводом. Идея широтно-импульсного фазового управления заключается в следующем: после перемещения магнитных головок на заданную дорожку происходит подстройка шагового двигателя на максимальную амплитуду считанной сервисной информации и только после этого происходит считывание или запись данных. Структурная схема широтно-импульсного фазового управления шаговым двигателем накопителей семейства WD9xxxxA показана на рис.2.

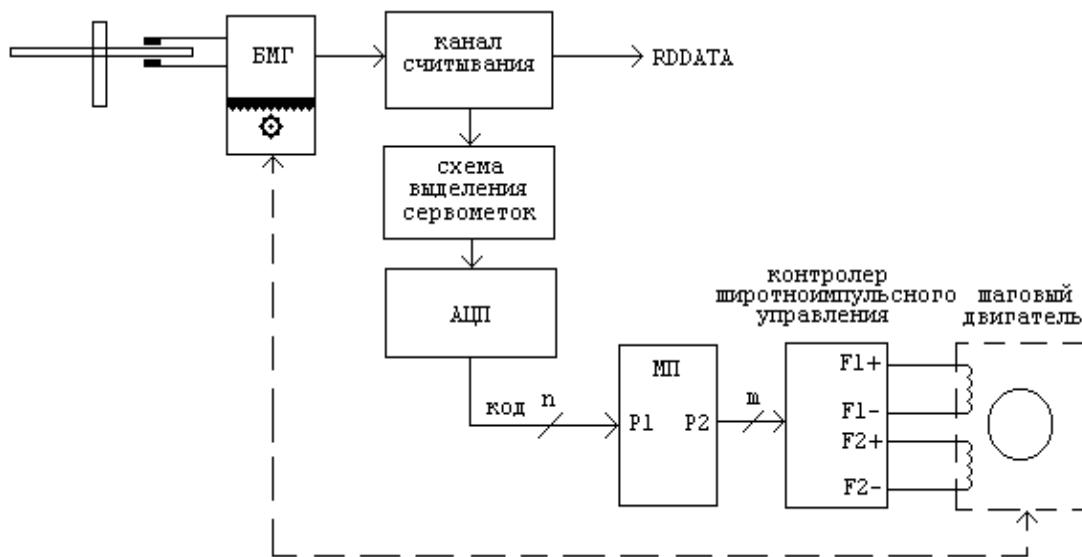


Рис.2. Структурная схема широтно-импульсного фазового управления шаговым двигателем.

Для перемещения магнитных головок на один цилиндр управляющий микропроцессор подает на контроллер ШИФУ код m , что приводит к перемещению МГ приблизительно на один цилиндр, после этого микропроцессор считывает код n со схемы выделения сервометок и сравнивает этот код с эталонным значением. При несовпадении кода (вследствие смещения с дорожки) производится корректировка кода m и процесс повторяется.

Системы управления с соленоидным двигателем (звуковой катушкой) являются самыми сложными, но благодаря появлению однокристальных сервомодуляторов стало возможным использование соленоидного привода в недорогих, массовых моделях НЖМД. В настоящее время практически все производители накопителей стали использовать именно соленоидный двигатель для систем позиционирования. Структурная схема системы управления с выделенной сервоповерхностью показана на Рис.3., со встроенным сервоформатом- на Рис.4.

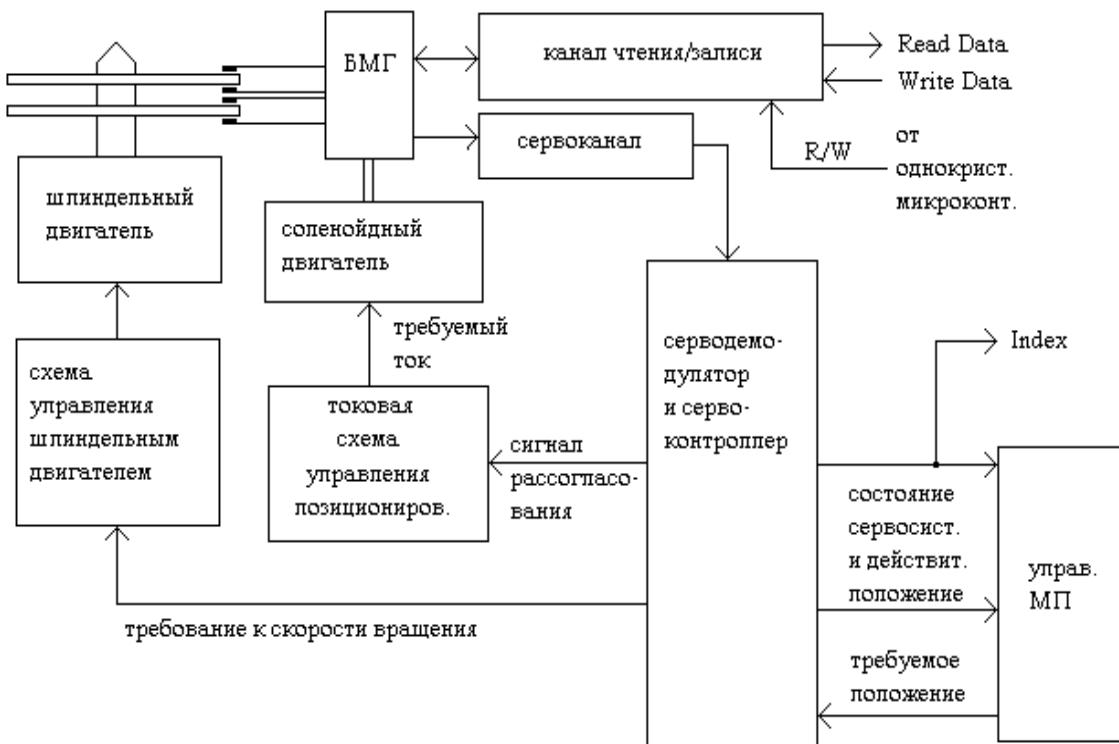


Рис.3. Структурная схема системы управления позиционированием с соленоидным двигателем с выделенной сервоповерхностью.

Принцип построения системы с выделенной сервоповерхностью заключается в следующем: При изготовлении гермоблока накопителя на одну из поверхностей (обычно это самая нижняя поверхность пакета дисков) записывается специальная сервисная информация. Магнитная головка, которая работает только на чтение, постоянно считывает сервисную информацию. СИ, усиленная и отфильтрованная, поступает в серводемодулятор, где расшифровывается и затем определяется действительное положение блока магнитных головок. На основании полученной информации подается воздействие на устройство управления соленоидным двигателем. Таким образом осуществляется слежение с помощью устройства тонкой регулировки. Другая задача системы позиционирования заключается в создании токового импульса в каждом конкретном случае при переходе за пределы дорожки. Инициатором такого импульса является управляющий микропроцессор, который указывает сервоконтроллеру номер необходимой дорожки. На основании этого сервоконтроллер передает код необходимого токового импульса в схему управления позиционированием, где с помощью ЦАП формируется его точная величина. Рассмотрим сначала работу устройства тонкого регулирования, задачей которого является как можно более точно поддерживать однажды найденную дорожку. Информация о позиции получается с помощью сервоячеек. В зависимости от изготовителя, размера дисков, плотности дорожек и сложности сервоячеек их число колеблется в интервале между 500 и 3000 на дорожку. На рис.5 приведена упрощенная структура сервоячейки. Каждая ячейка состоит из четырех смен направления намагниченности, называемых дигитами. С обеих сторон ячейка ограничена полями синхронизации. Позиция сервоголовки находится строго между четной и нечетной серводорожками. При этом в сервоголовке наводится сигнал, показанный на рис.6. Электроника позиционирования формирует из этого сигнала напряжение ошибки, которое получается как разность импульсов, обозначенных как А и В. Если теперь головка располагается абсолютно правильно, т.е. строго между серводорожками, то это напряжение ошибки будет равно нулю. Если головка смещается по направлению к нечетной дорожке, то в сигнале данных импульс А увеличивается, а В уменьшается. При этом возникает положительное напряжение ошибки, и сервисная система пытается ее скомпенсировать перемещением головки по направлению к четной дорожке.

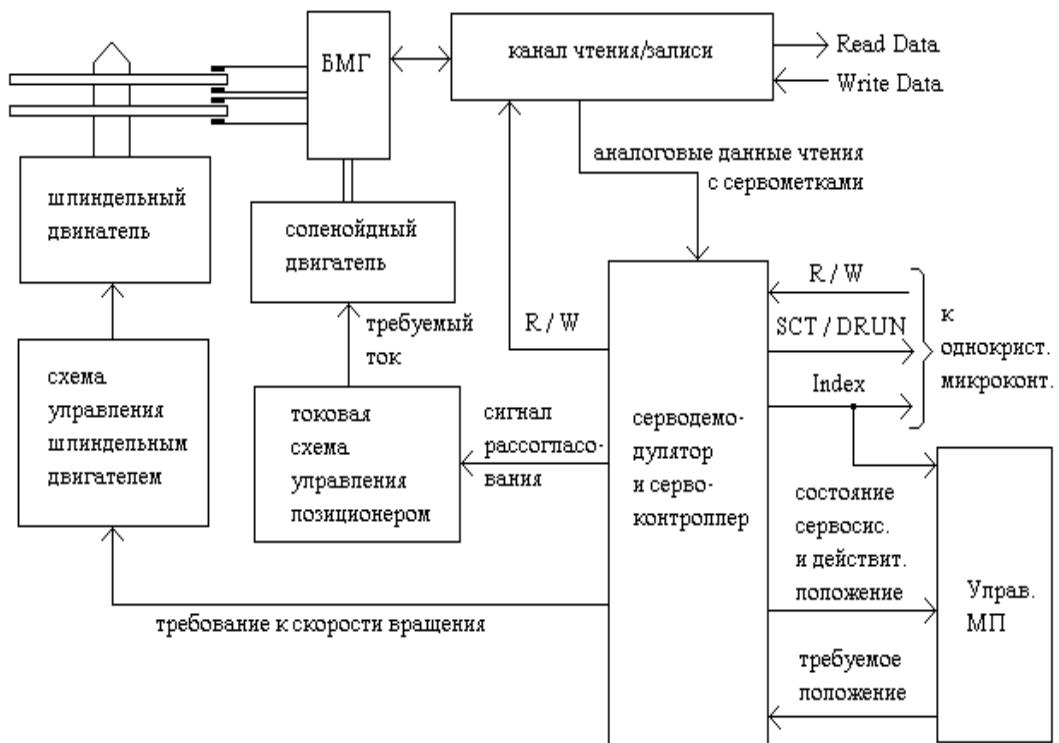


Рис.4. Структурная схема системы управления позиционированием с соленоидным двигателем со встроенным сервоформатом.

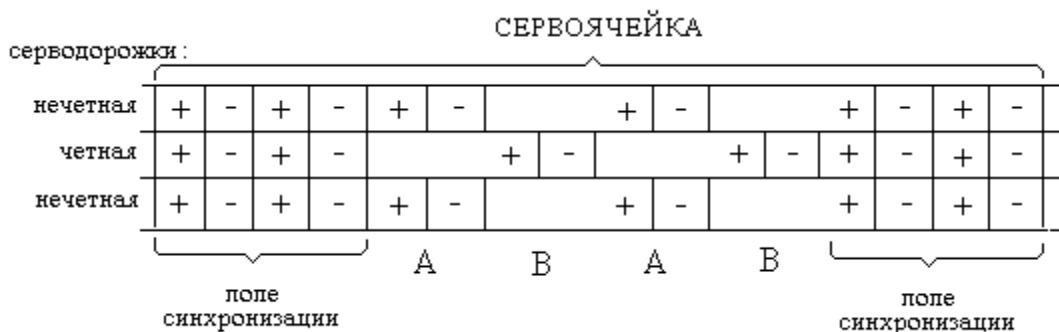


Рис.5. Упрощенная структура сервоячейки.

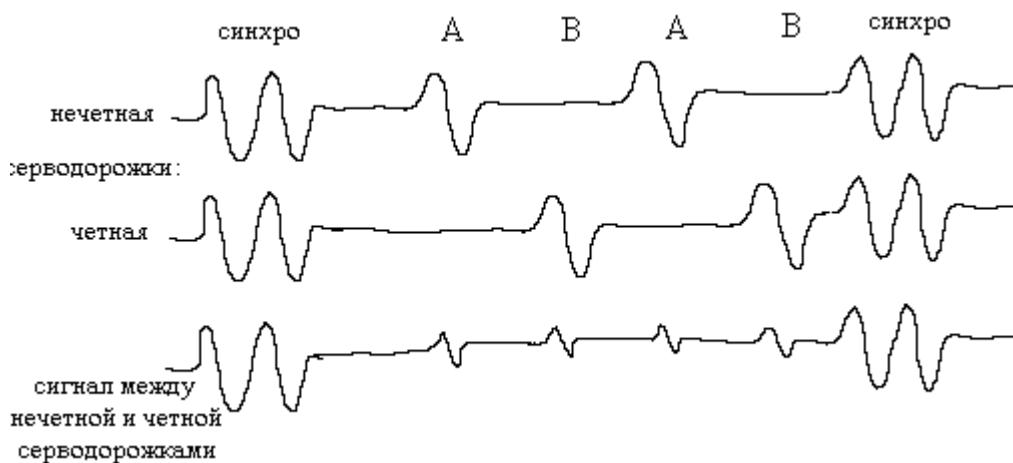


Рис.6. Наведенный сигнал в сервоголовке.

Для перемещения на заданную дорожку схема управления позиционированием должна сформировать токовый импульс, как показано на рис.7. После перемещения включается система тонкого регулирования для точной подстройки на дорожку. В зависимости от длины перемещения вводится понятие классов позиционирования, (рис.8), по которым формируются токовые импульсы перемещения. Чем больше классов позиционирования у накопителя, тем быстрее накопитель находит нужную дорожку. В современных накопителях количество классов позиционирования равно количеству серводорожек накопителя - при этом каждой длине перемещения соответствует свой определенный токовый импульс.

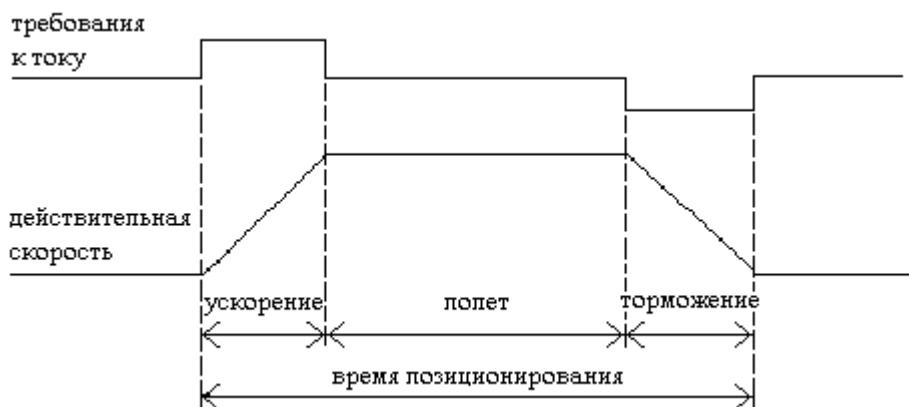
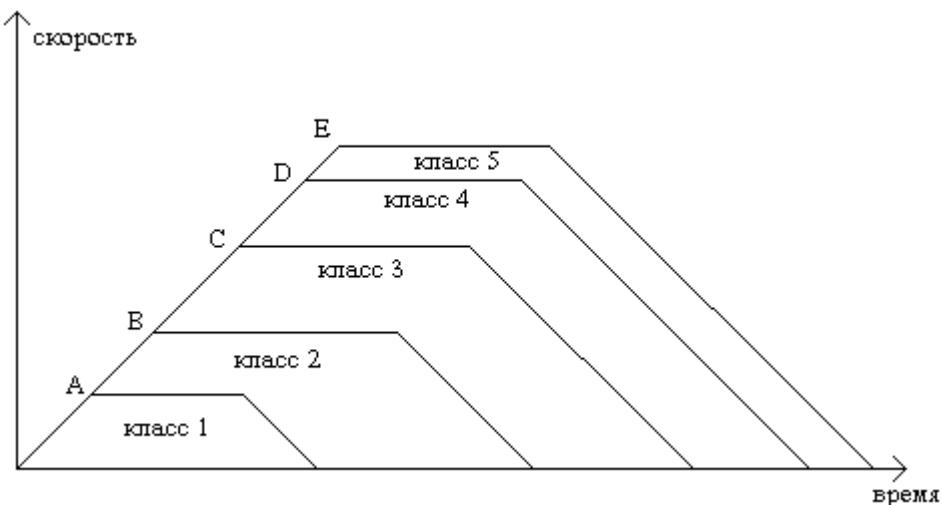


Рис.7. Токовый импульс позиционирования.



класс	длина перемещения
0	1
1	2...10
2	11...50
3	51...120
4	121...500
5	500...MAX

Рис.8. Классификация длины позиционирования.

Совершенно иным способом размещается сервоинформация при использовании принципа «Embedded servo». При изготовлении гермоблока сервисная информация записывается на каждой рабочей поверхности метками. В качестве стандартного исполнения широко применяется формат «микро-магнум», Рис.9.

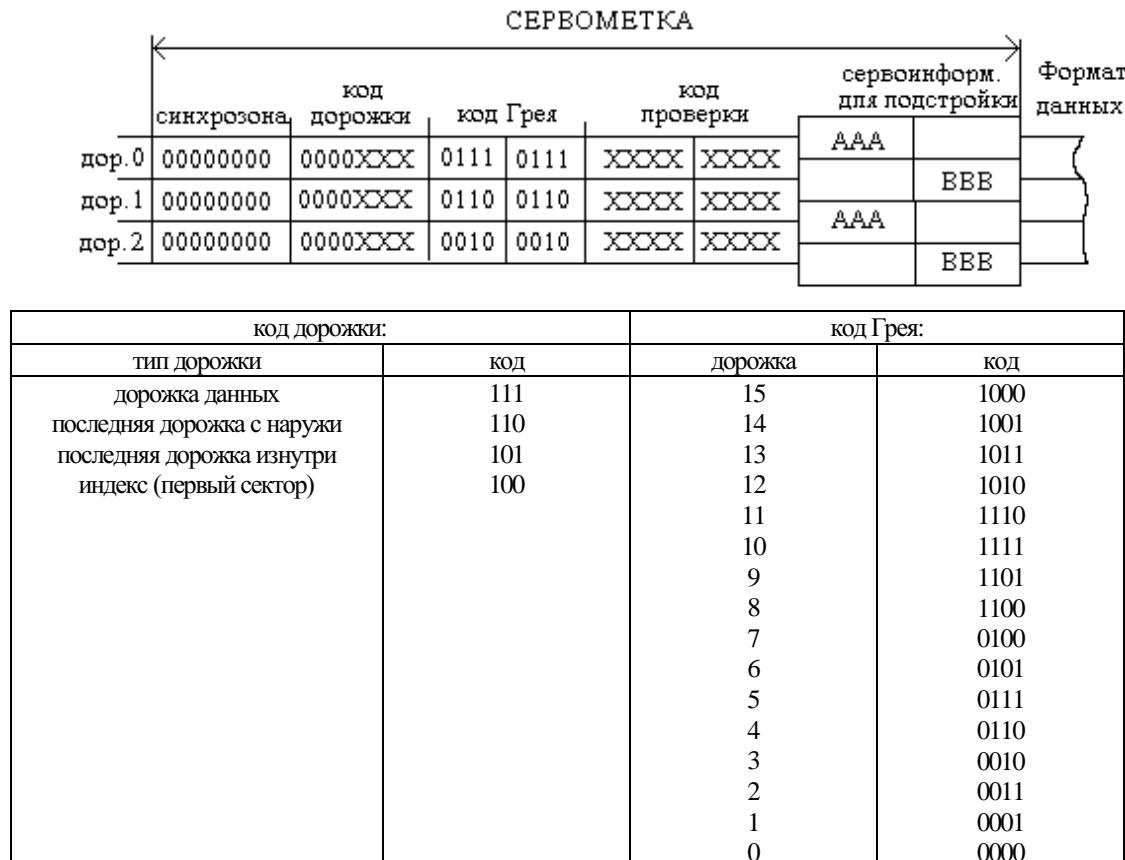


Рис.9. Сервоформат «микро-магнум».

Сервосистема работает подобно системе с выделенной сервоповерхностью. Отличия заключаются в том, что сервисная информация, находящаяся между секторами, выделяется из потока данных накопителя и поступает порциями. Поэтому после перемещения на требуемый цилиндр (даже при переключении головки) необходимо пропустить несколько секторов для точной подстройки на дорожку. При выполнении операций записи/чтения для того, чтобы не была затерта сервометка, сигнал записи в канал поступает от сервоконтроллера только после того, как полностью считана и идентифицирована сервометка. При ее чтении сервоконтроллер формирует секторные импульсы SEC/DRUN, которые поступают на однокристальный микроконтроллер, Рис. 4.

1.1.3. Канал считывания/записи.

Канал считывания/записи подробно рассмотрен в [1]. В НЖМД IDE AT канал считывания/записи не претерпел большого изменения по сравнению с последними накопителями ST506/412 RLL. Все изменения связаны в основном с новой элементной базой и более плотными методами кодирования информации, такими, как ARLL [2]. Важной особенностью современных HDD является применение зонно-секционной записи (ZBR), при которой все дисковое пространство разбивается на зоны и в каждой зоне записывается определенное количество секторов на дорожку. Количество зон на 3-х дюймовых магнитных дисках может достигать 20, а количество секторов в зонах в зависимости от емкости колеблется от 90 - 140 в самой первой зоне и плавно уменьшается до последней, где может достигать 40 - 70. Такой метод еще называют методом с постоянной плотностью записи. Естественно, что канал считывания/записи такого накопителя должен работать на различных частотах, при этом первая зона работает на самой высокой частоте и обеспечивает наибольшую скорость считывания данных. Для коррекции частотной характеристики канала в таких накопителях используют перестраиваемые цифровые фильтры. В НЖМД IDE AT применяют процессоры чтения данных с АРУ, поддерживающие кодирование RLL, в основном это 10206, 32P541 на первых

моделях, и 32P544, 32P3030, 32P4752 на более поздних. В качестве коммутаторов - предварительных усилителей чтения/записи для ферритовых МГ применяют хорошо зарекомендовавшие себя микросхемы 32R117, 32R510, 32R4610, для тонкопленочных МГ - 32R520, 32R522, 32R2020 и др.

1.1.4. Сепаратор данных и предкомпенсация записи.

Сепаратор данных и схему предкомпенсации записи очень часто размещают на одном кристалле, хотя между собой они практически не связаны и функционируют совершенно раздельно. Основное назначение сепаратора данных состоит в очистке цифрового сигнала от шумов при чтении и выделении сигналов синхронизации RCLK. Структурная схема сепаратора данных показана на рис.10.

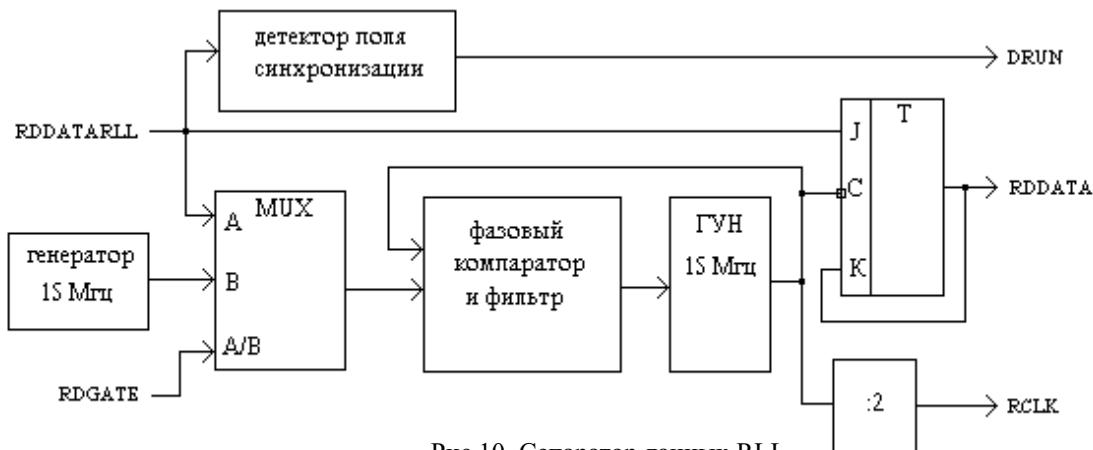


Рис.10. Сепаратор данных RLL.

Метод RLL (как и любой другой метод без возвращения к нулю) требует начального фазирования строба выделения данных, для этой цели в формате записи имеются специальные синхроны, состоящие из последовательности нулей. Считанные данные RDDATARLL (READ DATA RLL) из канала считывания НЖМД поступают в детектор поля синхронизации, который из потока последовательных импульсов выделяет зону непрерывно следующих друг за другом единиц или нулей. Детектор представляет собой перезапускаемый одновибратор с длительностью импульса немногим больше, чем период следования импульсов данных для нулей и единиц. Таким образом, при прохождении под головкой считывания/записи поля синхронизации детектор вырабатывает сигнал DRUN (DETECTOR RUN). В ответ на сигнал DRUN однокристальный микроконтроллер формирует строб чтения RDGATE (READ GATE). Этот сигнал открывает вход А мультиплексора и считанные данные RDDATARLL поступают на фазовый компаратор, который вырабатывает аналоговый сигнал, управляющий частотой работы генератора ГУН. Уровень аналогового сигнала зависит от рассогласования фаз входных данных RDDATARLL и выходного сигнала ГУН. Фазовый компаратор, сглаживающий его пульсации фильтр и ГУН образуют замкнутый контур фазовой автоподстройки частоты (ФАПЧ). Таким образом осуществляется слежение за изменением частоты входных сигналов и обеспечивается достоверность считываемых данных. Для обеспечения нормальной работы ФАПЧ при отсутствии сигнала RDGATE мультиплексор переключается на вход В и синхронизация ГУН производится от кристаллового генератора 15 Мгц. Необходимо сделать замечание: так как период следования импульсов для нулей и единиц совпадает с Рис.11, то сигнал DRUN будет ошибочно формироваться не только при нахождении поля синхронизации, но и в любом другом месте, где встретится последовательность нулей или единиц. Поэтому в формате дорожки за полем синхронизации следует байт адресного маркера, записанного с нарушением правил кодирования (с пропуском одного синхроимпульса). Такой байт больше не может встретиться нигде в формате дорожки. По сигналу DRUN однокристальный микроконтроллер приступает к поиску адресного маркера, если AM не обнаружен, следовательно, данная последовательность единиц или нулей не является полем синхронизации.

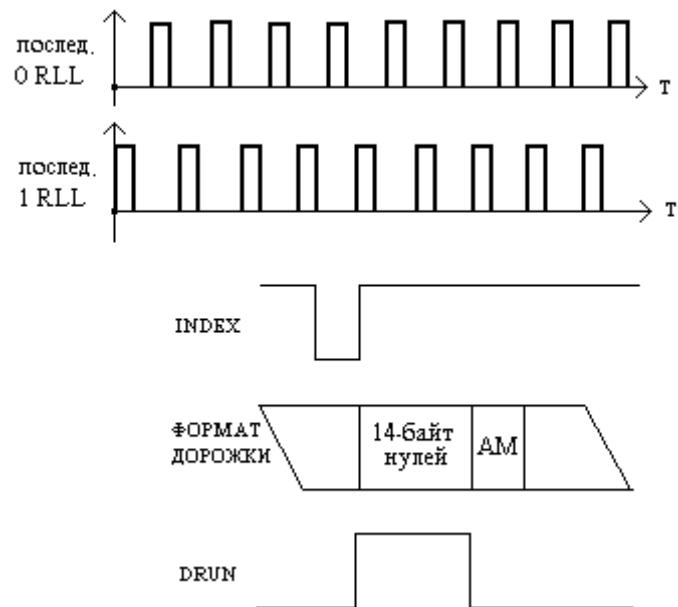


Рис.11. Назначение адресного маркера (AM).

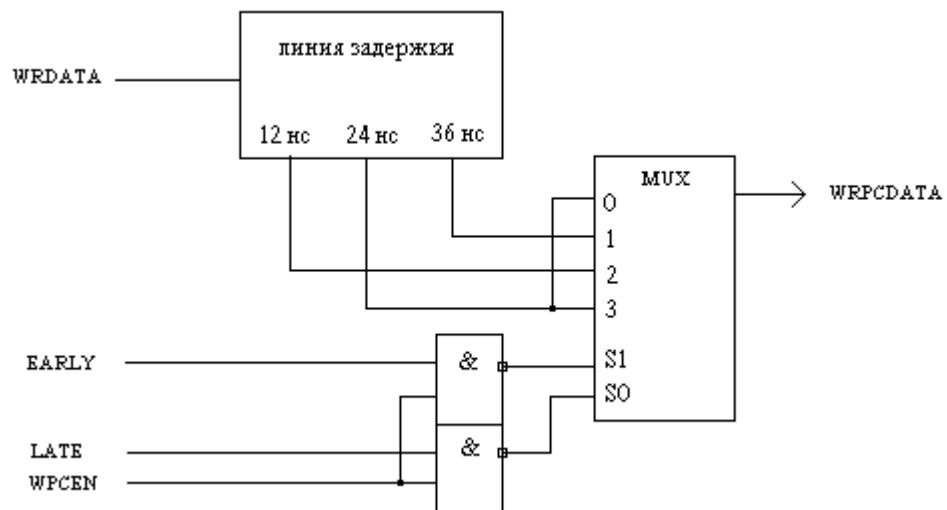


Рис.12. Схема предкомпенсации.

Назначение и принцип предкомпенсации подробно рассмотрен в [1]. Структурная схема узла предкомпенсации показана на рис.12.

Сигналы EARLY и LATEрабатываются однокристальным микроконтроллером на основе предварительного анализа записываемой информации. Сигнал разрешения предкомпенсации WPCEN (WRITE PRECOMP. EN.) вырабатывается управляющим микропроцессором. При отсутствии предкомпенсации WPCEN=0 записываемые данные появляются на выходе задержанными на 24 нс, что считается нулевым отклонением.

1.1.5. Однокристальный микроконтроллер.

Однокристальный микроконтроллер является наиболее сложным элементом НЖМД IDE AT и является определяющим в скорости обмена данными между НЖМД и HOST. Структурная схема однокристального микроконтроллера показана на Рис.13.

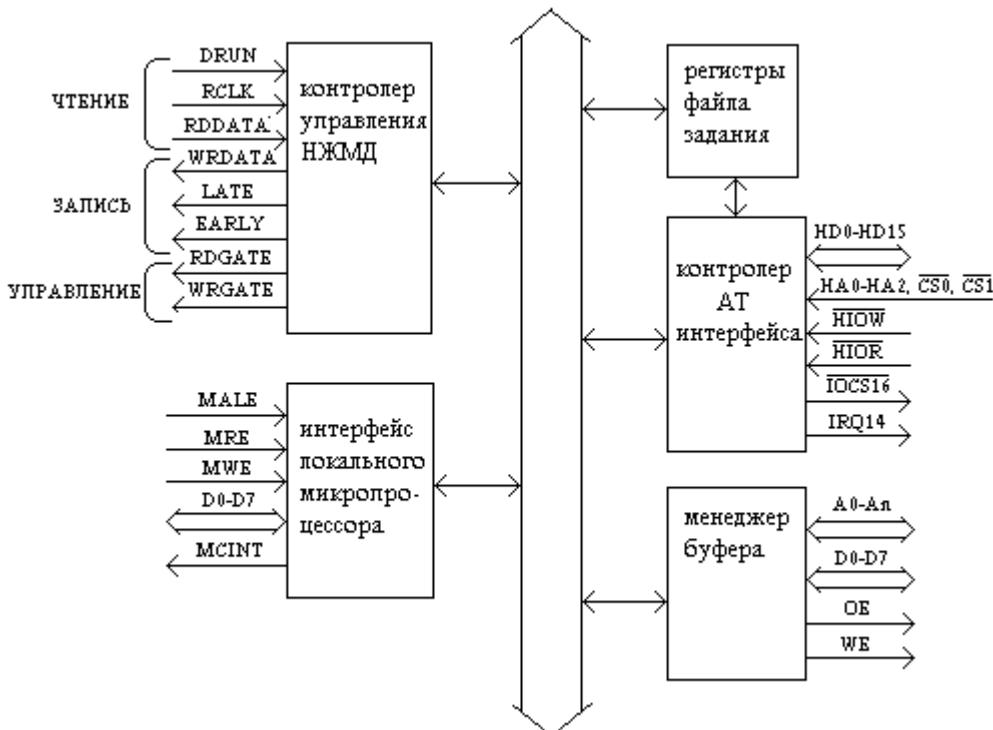


Рис.13. Структурная схема однокристального микроконтроллера.

Микроконтроллер имеет четыре порта, с помощью которых он подключается к HOST, локальному микропроцессору, RAM буферу и каналу обмена данными с НЖМД. Микроконтроллер представляет собой конечный автомат, управляемый со стороны локального микропроцессора, со стороны HOST доступны только стандартные регистры файла задания. Программирование однокристального микроконтроллера производится на этапе инициализации со стороны локального микропроцессора, при этом происходит настройка на один из трех методов кодирования MFM, RLL или NRZ, выбирается режим CRC или ECC [3], устанавливается режим гибкого или жесткого разбиения на сектора (гибкий режим используется в НЖМД IDE AT с зонно-секционной записью, см. ниже). Локальный микропроцессор управляет менеджером буфера, контроллером НЖМД и режимом работы контроллера интерфейса (некоторые микроконтроллеры могут работать в режиме AT или XT). Как правило, локальный микропроцессор находится в состоянии ожидания, пока не активизирован запрос микроконтроллера MCINT (MICROCONTROLLER INTERRUPT). В режиме AT MCINT устанавливается, когда HOST производит запись в командный регистр 1F7H . Менеджер буфера управляет буферным ОЗУ, емкость которого колеблется от 8 КБт до 256 КБт и зависит от конкретного используемого микроконтроллера. Менеджер буфера разбивает все буферное ОЗУ на отдельные секторные буфера. Специальные регистры, доступные со стороны локального микропроцессора, содержат начальные адреса этих секторных буферов. Когда HOST осуществляет обмен данными с одним из секторных буферов посредством FIFO, со стороны контроллера НЖМД возможен обмен данными с другим секторным буфером. Контроллер управления НЖМД предназначен для обмена данными между каналом чтения/преобразования данных, каналом записи НЖМД и совместно с менеджером буфера - буферным ОЗУ, дополнительно контроллер управления НЖМД осуществляет форматирование дорожки, поэтому в справочной документации можно встретить название форматер и дисковый интерфейс (FORMATTER & DISK INTERFACE). На Рис.14 представлен тракт чтения контроллера управления НЖМД, а на Рис.15 - тракт записи. При выполнении чтения с сепаратором данных приходит управляющий сигнал DRUN (при нахождении поля синхронизации). По этому сигналу детектор адресного маркера во входном потоке данных пытается обнаружить AM и, если он обнаружен, то подается сигнал START на декодер, который начинает преобразование входных данных в двоичный последовательный код. Схема проверки КЦК и исправления ошибок обнаруживает и, если возможно, корректирует ошибки, по результату проверки формируется сигнал NO ERRORS. После этого последовательные данные преобразуются в параллельные. При выполнении записи байт данных преобразуется в последовательный код и поступает в схему генератора RLL, который с частотой WCLK вырабатывает данные записи WRDATA. В зависимости от комбинации битов данных формируются сигналы коррекции EARLY и LATE, используемые схемой предкомпенсации. Схема генератора КЦК подсчитывает контрольно-циклический код входного потока последовательных данных. Сформированные байты КЦК добавляются к записываемым

мым данным. По сигналу WRITE AM генератор RLL формирует байт адресного маркера (сформированного с нарушением правил кодирования).

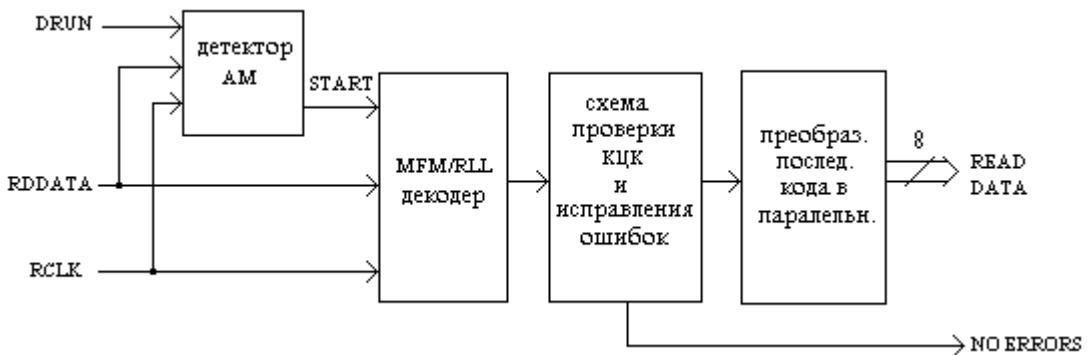


Рис.14. Тракт чтения.

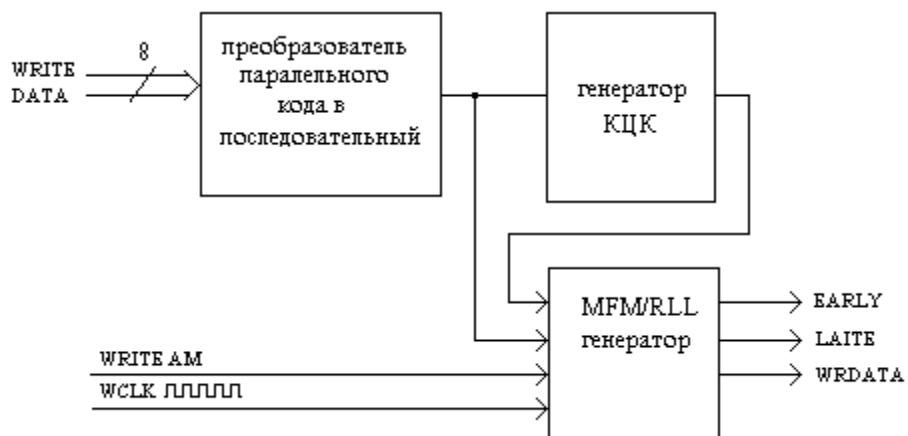


Рис.15. Тракт записи.

Контроллер управления НЖМД является самой сложной частью однокристального микроконтроллера и представляет собой конечный автомат, выполняющий функции:

- поиск адресного маркера;
- чтение сектора;
- чтение всех секторов на дорожке;
- запись сектора;
- запись всех секторов на дорожке;
- запись идентификатора;
- форматирование одного сектора;
- форматирование дорожки.

Управление контроллером НЖМД осуществляется с помощью регистров управления, доступных со стороны локального микропроцессора. Ведущими, по производству БИС однокристальных микроконтроллеров для НЖМД IDE AT, являются фирмы: Adaptec Inc., Cirrus Logic Inc., Western Digital Corp., Chips & Technologies. Ряд производителей НЖМД, Seagate Technology, Quantum Corp. и др., создают собственные контроллерные БИС при помощи производственных сервисных подразделений таких фирм, как Texas Instruments Inc., Silicon Systems Inc. В табл.1 приведены однокристальные микроконтроллеры и модели НЖМД, в которых они используются.

Таблица1.

Фирма-производитель	Микроконтроллер	Модели НЖМД, где он применяется
Adaptec Inc.	AIC-010 AIC-6060 AIC-6070 AIC-7160 AIC-7165, AIC-7166 AIC-7170, AIC-7171 AIC-8265, AIC-8267	Семейство ST157A CP-3xxx, Samsung SHD-3062A ALPC DR311C91A, ST3290 Maxtor 7131AT, ST3390A Maxtor 7171A, 7345AT Maxtor 7425A CFA540A, Samsung PLS-31274A
Western Digital	WD42C22 WD61C25	Семейства WD9xxxxA; PYRANHA; CAVIAR arh. 0; Семейство CAVIAR arh. 1; Ultra Lite
Cirrus Logic Inc.	CL-SH260/265 CL-SH360/362 CL-SH365/366	KC-40GA, ST351A/X, ST1144A, ST3144A; Семейство CP-3xxx, Maxtor 7080AT, 7120AT. Maxtor MXT540A; Семейства CFSxxxA, CFAXxxA.

Не так давно самым распространенным однокристальным микроконтроллером являлся CL-SH260 и его модернизированный аналог CL-SH265. Этот контроллер использовался приблизительно в 60% всех выпускаемых НЖМД IDE AT емкостью 100 - 200 Мбт. Микроконтроллер AIC-6060 совместим по разводке выводов и назначению регистров с устройством CL-SH260, но превосходит последний по быстродействию на 50% и содержит дополнительные регистры ветвления с возможностью только записи. Структурная схема микроконтроллера CL-SH260 представлена на Рис. 16.

CL-SH260 поддерживает протокол интерфейса XT и AT. Внешний подключаемый буфер может иметь емкость 64 Кбт статической памяти. Максимальная скорость считываемых данных NRZ до 15 Мбит/с. Контроллер обеспечивает 16-бит CRC или 56-бит ECC контроля и исправления ошибок. Микропроцессорный интерфейс совместим с семействами Intel 8051 или Motorola 68HC11. Производится в 84-х выводном корпусе PLCC или 100 выводном QFP. Более современные однокристальные микроконтроллеры семейства CL-SH360 - это CL-SH361/364/366- обеспечивают скорость передачи NRZ данных до 32 Мбит/с и имеют аппаратную схему обнаружения и коррекции ошибок полиномов Рида-Соломона 16-бит CRC и 88-бит ECC. Микроконтроллеры семейства CL-SH4600 обеспечивают скорость передачи данных NRZ до 72 Мбит/с, емкость внешнего буфера может достигать 128 Кбт для статической памяти и 4 Мбт для динамической.

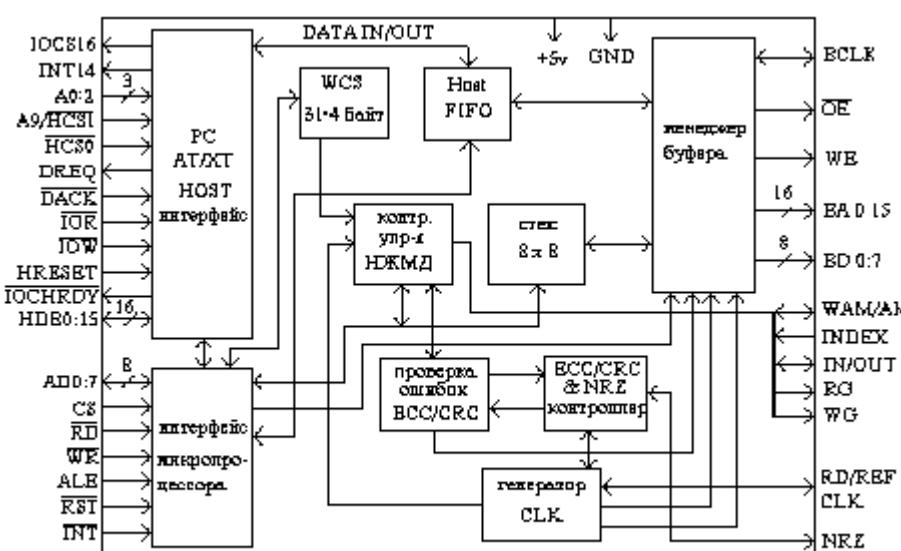


Рис.16. Структурная схема микроконтроллера CL-SH260.

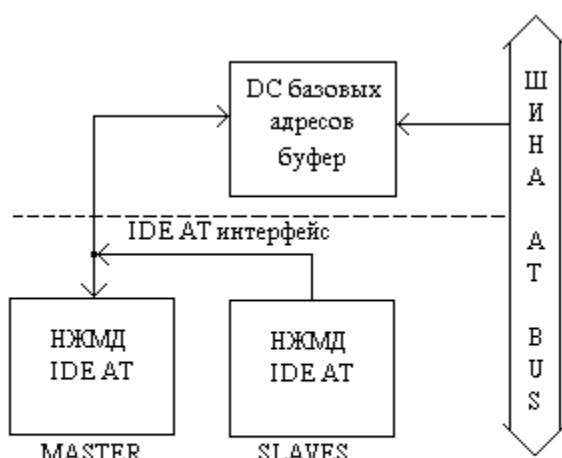
1.2. Интерфейс IDE AT.

1.2.1. Организация интерфейса IDE AT.

Термин IDE (Imbedded Drive Electronics) - определяет любой интерфейс системного уровня, абревиатура AT означает, что системой является компьютер IBM AT или совместимый с ним. Интерфейс IDE был предложен в 1988 г. для пользователей компьютеров IBM PC/XT и AT. Отличительной особенностью этого интерфейса является реализация функций контроллера на плате НЖМД. Несмотря на широкое использование этого интерфейса в компьютерах IBM AT, стандартизован он только в 1990 г. под названием ATA (ANSI X3T9.2/90-143). В данном приложении описываются основные команды интерфейса ATA, кроме них стандарт ATA содержит ряд дополнительных команд, используемых не всеми HDD:

- мультисекторные команды передачи данных Read Multiple, Write Multiple, Set Multiple;
- команды передачи данных в режиме DMA Read DMA, Write Idle Immediate, Standby DMA;
- энергосберегающие команды (Power Mode) - Sleep, Idle, Standby, Immediate;
- команды настройки режимов работы накопителя (Set Features).

Конфигурация интерфейса IDE AT показана на Рис.17.



- MASTER/SLAVES выбирается перемычкой на накопителе
- первым является MASTER

Рис.17. Конфигурация интерфейса IDE AT.

Плата, которая включается между системной шиной компьютера и НЖМД, выполняет функции дешифратора базовых адресов контроллера и формирователя интерфейсных сигналов. В стандарте IDE AT могут быть подключены два НЖМД, MASTER и SLAVE. Переключение режима накопителя осуществляется перемычкой, причем первым логическим диском является MASTER. Интерфейс IDE AT поддерживает только программный ввод/вывод с использованием аппаратного прерывания IRQ14. Физически интерфейс реализован в виде плоского 40-контактного кабеля, рекомендуемой длины 50 см. Распределение сигналов по контактам показано в табл.2.

Таблица 2.

Контакт	Символ	Направление	Назначение
1	/HOST RESET	от HOST	Сигнал сброса из HOST системы
2	GND	Общий	
3	HOST DATA 7	дву направл.	
4	HOST DATA 8	дву направл.	
5	HOST DATA 6	дву направл.	
6	HOST DATA 9	дву направл.	
7	HOST DATA 5	дву направл.	
8	HOST DATA 10	дву направл.	

Продолжение Таблицы 2.

9	HOST DATA 4	дву направл.	16-битная двунаправленная шина данных между HOST и накопителем
10	HOST DATA 11	дву направл.	
11	HOST DATA 3	дву направл.	
12	HOST DATA 12	дву направл.	
13	HOST DATA 2	дву направл.	
14	HOST DATA 13	дву направл.	
15	HOST DATA 1	дву направл.	
16	HOST DATA 14	дву направл.	
17	HOST DATA 0	дву направл.	
18	HOST DATA 15	дву направл.	
19	GND	Общий	
20	KEY		Ключ, используется для правильного
21	DMARQ	к HOST	Запрос DMA
22	GND		Общий
23	/HOST IOW	от HOST	Строб записи данных в регистры
24	GND	Общий	
25	/HOST IOR	от HOST	Строб чтения данных из регистров
26	GND	Общий	
27	IO CH RDY	к HOST	Готовность НЖМД к обмену дан.
28	SPSYNC; CSEL	от HOST	Сигнал синхронизации шпиндельного
29	DMACK	от HOST	Подтверждение DMA
30	GND		Общий
31	HOST IRQ14	к HOST	Запрос прерывания НЖМД к HOST
32	/HOST IO CS16	к HOST	Указание HOST, что адресован 16-
33	HOST ADR1	от HOST	Используется для выбора регистров
34	/PDIAG		Используется SLAVE накопителем,
35	HOST ADR0	от HOST	Используется для выбора регистров
36	HOST ADR2	от HOST	Используется для выбора регистров
37	/HOST CS0	от HOST	Используется для выбора регистров
38	/HOST CS1	от HOST	Используется для выбора регистров
39	/HOST SLV/ACT	к HOST	Имеет двойное назначение:
40	GND		Общий

Примечание. Наименование некоторых сигналов в различной технической документации может отличаться.

Все сигналы интерфейса IDE AT можно разделить на группы.

Буферизованные стандартные сигналы шины ISA персонального компьютера PC AT:

/HOST RESET (нашине ISA имеет не инверсное значение);
 HOST DATA 0-15;
 /HOST IOR;
 /HOST IOW;
 IO CH RDY;
 HOST ALE;
 HOST IRQ14;
 /HOST IO CS16;
 HOST ADR0;
 HOST ADR1;
 HOST ADR2;
 DMARQ;
 DMACK.

Дополнительные сигналы, позволяющие адресовать файл задания:

HOST CS0;
 HOST CS1.

Сигналы взаимодействия между НЖМД MASTER/SLAVE:

PDIAG;
 HOST SLV/ACT.

Передатчики управляющих сигналов - схемы TTL должны обеспечивать ток:

IoL не менее 12 mA,
IoH - 400 uA

1.2.2. Порты ввода/вывода, команды НЖМД IDE AT.

Обмен между HOST и НЖМД IDE AT осуществляется через программно-доступные регистры ввода/вывода, для адресации к которым выделена область с адресами 1F0H - 1F7H, 3F6H, 3F7H. Программно-доступные регистры НЖМД IDE AT представлены в табл.3.

Таблица 3.

Адрес (HEX)	Чтение	Запись
1F0	Регистр данных	Регистр данных
1F1	Регистр ошибок	Регистр предкомпенсации
1F2	Регистр счетчика секторов	Регистр счетчика секторов
1F3	Регистр номера сектора	Регистр номера сектора
1F4	Регистр номера цилиндра мл.	Регистр номера цилиндра мл.
1F5	Регистр номера цилиндра ст.	Регистр номера цилиндра ст.
1F6	Регистр накопителя/головки	Регистр накопителя/головки
1F7	Регистр состояния	Регистр команд
3F6	Регистр альтернативного сост.	Состояние накопителя
3F7	Регистр адреса накопителя	Не используется

Регистр данных (1F0 чтение/запись) используется при выполнении операций чтения или записи сектора в программном режиме ввода/вывода. Этот регистр недоступен, пока не начнется операция чтения или записи. Передача данных осуществляется 16-разрядными словами. При выполнении длинных операций чтения или записи (когда вместе с данными передаются байты КЦК) 4 байта ECC передаются байтами, перед передачей байтов ECC повторно устанавливается бит 3 «Data request» регистра состояния.

Регистр ошибок (1F1 чтение) определяет состояние НЖМД после выполнения операции. Состояние этого регистра действительно:

- после выполнения команды, если установлен бит «Error» в регистре состояния;
- после выполнения команды «Диагностика» или после выполнения внутренней диагностики НЖМД по системному сбросу.

В диагностическом режиме коды регистра ошибок определяют следующее:

- 01H - нет ошибки;
- 02H - ошибка микроконтроллера;
- 03H - ошибка буферного ОЗУ;
- 04H - ошибка аппаратуры ECC;
- 05H - ошибка микропроцессора
- 8XH - НЖМД неисправен.

Значения битов регистра ошибок после выполнения команды:

7	6	5	4	3	2	1	0
BBK	UNC	0	IDNF	0	ABRT	TONF	AMNF

Бит 0 - Data Adres Mark Not Found - устанавливаются во время выполнения команды «Чтение сектора», если адресный маркер данных соответствующего сектора не найден после правильного нахождения идентификатора этого сектора.

Бит 1 - Track 0 Not Found - устанавливается только в команде «Рекалибровка», если после 2048-и шагов не обнаружена дорожка 0.

Бит 2 - Aborted Command - устанавливается при получении из НЖМД состояния «Write fault», «Not seek complete», «Drive not ready» или когда была загружена недействительная команда. Причина ошибки может быть определена при помощи регистров состояния и ошибки.

Бит 3 - не используется (равен 0).

Бит 4 - ID Not Found - требуемый цилиндр, головка, сектор не могут быть обнаружены или же произошла ошибка ECC в поле идентификатора.

Бит 5 - не используется (равен 0).

Бит 6 - Uncorrect Data - ошибка ECC в поле данных. Устанавливается в случае некорректируемой ошибки.

Бит 7 - Bad Mark Block - в идентификаторе обнаружена метка дефектного сектора.

Регистр предкомпенсации (1F1 запись) использовался для указания номера цилиндра, с которого необходимо выполнить предкомпенсацию. В современных моделях НЖМД IDE AT предкомпенсацией управляет сам накопитель, поэтому данный регистр может использоваться для других целей.

Регистр счетчика секторов (1F2 чтение/запись) содержит количество секторов для операции записи или считывания. Значение этого регистра уменьшается на 1 при обработке каждого сектора. Передача одного сектора происходит при значении 1, при значении 0 - 256 секторов. Если при выполнении мультисекторной передачи произошла ошибка записи или чтения очередного сектора, то передача прекращается и в регистре счетчика секторов находится количество секторов, которое осталось после обнаружения ошибки. При успешном завершении команды содержимое этого регистра равно 0.

Регистр номера сектора (1F3 чтение/запись) содержит стартовый номер сектора при операциях чтения/записи. После обработки каждого сектора содержимое этого регистра инкрементируется. После выполнения команды в данном регистре находится номер последнего обработанного сектора или номер сектора, в котором произошла ошибка.

Регистр младшего (1F4 чтение/запись) и *старшего* (1F5 чтение/запись) байтов *номера цилиндра* определяют номер цилиндра, для которого будет выполняться данная команда.

Регистр выбора НЖМД / номера головки (1F6 чтение/запись) имеет следующий вид:

7	6	5	4	3	2	1	0
1	0	1	DRV	HS3	HS2	HS1	HS0

Биты 0 - 3 - двоичный код выбранной головки,

Бит 4 - выбор НЖМД, DRV = 0 выбран НЖМД 0,

DRV = 1 выбран НЖМД 1.

Регистр состояния (1F7 чтение) отображает текущее состояние НЖМД IDE AT. Значение этого регистра обновляется после выполнения каждой команды. Если установлен бит BSY этого регистра, то любые обращения к НЖМД запрещены и значения остальных битов регистра состояния недействительны. Чтение этого регистра сбрасывает аппаратное прерывание IRQ14. Значения битов регистра состояния:

7	6	5	4	3	2	1	0
BSY	DRDY	WFT	DSC	DRQ	CORR	INX	ERR

Бит 0 - Error - индицирует, что предыдущая команда закончилась с ошибкой и что один или несколько битов установлены в регистре ошибок. Используется для быстрой проверки успешного завершения команды. Сбрасывается, когда в регистр команд засыпается новая команда.

Бит 1 - Index - этот бит устанавливается в 1 при каждом обороте магнитного диска. В современных моделях НЖМД не используется.

Бит 2 - Corrected Data - индицирует, что при считывании с диска данных произошла ошибка, которая была успешно скорректирована аппаратурой КЦК. Корректируемые ошибки не прекращают мультисекторную передачу.

Бит 3 - Data Request - этот бит показывает, что имеется запрос на обмен данными с буфером сектора при выполнении команд чтения/записи. По этому запросу необходимо прочитать буфер или переслать данные в буфер, в зависимости от выполняемой команды.

Бит 4 - Drive Seek Complete - индицирует, что головки чтения/записи завершили операцию поиска.

Бит 5 - Write Fault - индицирует неисправность в накопителе или попытку выполнить команду запись с некорректными параметрами.

Бит 6 - Drive Ready - установленный в 1 означает готовность НЖМД к выполнению команды.

Техническое описание и общие принципы ремонта HDD IDE (ATA)

Бит 7 - Busy - определяет состояние НЖМД IDE AT. Устанавливается в 1 во время выполнения команды или диагностики НЖМД после системного сброса. Когда этот бит установлен, никакие другие биты регистра состояния не являются действительными. Бит Busy должен быть проверен перед чтением любого регистра состояния.

Регистр команд (1F7 запись) используется для загрузки выполняемой команды. Перед записью команды в регистр команд необходимо подготовить файл задания - Task File (записать необходимые данные в регистры 1F1 - 1F6), когда НЖМД находится в состоянии «не занято» (Busy=0). Выполнение команды начинается с момента записи в регистр команд.

Регистр альтернативного состояния (3F6 чтение) содержит такую же информацию, как и регистр состояния (1F7). Различие заключается в том, что чтение этого регистра не сбрасывает установленное прерывание IRQ14 НЖМД.

7	6	5	4	3	2	1	0
BSY	DRDY	WFT	DSC	DRQ	CORR	INX	ERR

Регистр состояния устройства (3F6 запись) содержит три управляющих бита.

7	6	5	4	3	2	1	0
				HS3EN	SRST	/IEN	

Бит 1 - Interrupt Enable - бит разрешения прерывания для НЖМД к HOST. Когда этот бит активен и накопитель выбран, HOST прерывается. Сигнал HOST IRQ14 должен быть разрешен через 3 - стабильный буфер. Когда этот бит не активен или НЖМД не выбран, сигнал HOST IRQ14 будет иметь высокий уровень.

Бит 2 - Soft Reset - программный бит сброса. Накопитель выполняет сброс, когда этот бит в состоянии высокого уровня.

Бит 3 - Heads 3 Enable - используется для разрешения выбора головок с 8 по 15.

Регистр адреса накопителя (3F7 чтение) содержит номер головки и НЖМД, выбранные в предыдущей операции.

7	6	5	4	3	2	1	0
	WG	/HS3	/HS2	/HS1	/HS0	/DS1	/DS0

Биты 0, 1 - /DS0, /DS1 - биты выбора соответствующего накопителя 0 или 1.

Биты 2...5 - /HS0.../HS3 - содержат двоичный код выбранной головки.

Бит 6 - Write Gate - бит выполнения записи, активен во время операции записи

1.2.3. Адресация регистров НЖМД IDE AT.

Для адресации регистров НЖМД IDE AT используются сигналы:

HOST ADR0, HOST ADR1, HOST ADR2 - для выбора регистров НЖМД;

/HOST CS0, /HOST CS1 - для выбора регистров НЖМД;

/HOST IOW - строб записи данных в регистры НЖМД;

/HOST IOR - строб чтения данных из регистров НЖМД.

Таблица 4.

/CS0	/CS1	HA0	HA1	HA2	Чтение регистров по стробу /IOW	Запись в регистры по стробу /IOR
0	1	0	0	0	1F0	1F0
0	1	0	0	1	1F1	1F1
0	1	0	1	0	1F2	1F2
0	1	0	1	1	1F3	1F3
0	1	1	0	0	1F4	1F4
0	1	1	0	1	1F5	1F5

Продолжение Таблицы 4.

0	1	1	1	0	1F6	1F6
0	1	1	1	1	1F7	1F7
1	0	1	1	0	3F6	3F6
1	0	1	1	1	3F7	3F7

1.2.4. Описание команд НЖМД IDE AT.

Команды из HOST записываются в регистр команд 1F7 и выполняются немедленно. Перед записью команды в регистрах 1F2-1F6 формируется файл задания (Task File), который содержит данные необходимые для выполнения команды. Коды команд приведены в табл. 5.

Таблица 5.

Команда	Код команды	Используемые регистры				
		1F2	1F3	1F4	1F5	1F6
Внутренняя диагностика	90H	-	-	-	-	D
Форматирование дорожки	50H	Y	-	Y	Y	Y
Идентификация НЖМД	ECH	-	-	-	-	D
Инициализация параметров НЖМД	91H	Y	-	-	-	Y
Рекалибровка	10H	-	-	-	-	D
Чтение буфера	E4H	-	-	-	-	D
Чтение сектора (ов)	2XH	Y	Y	Y	Y	Y
Верификация	41H	-	Y	Y	Y	Y
Позиционирование	70H					
Запись буфера	E8H	-	-	-	-	D
Запись сектора (ов)	3XH	Y	Y	Y	Y	Y

Y - регистр содержит данные используемые при выполнении команды.

D - в регистре 1F6 (выбора НЖМД и номера головки) используется только выбор НЖМД

X = 00LR - младшая тетрада для команд чтения и записи сектора.

L - режим длинной операции:

L=0 - нормальный режим, выполняются функции CRC или ECC;

L=1 - режим длинной операции. Не вырабатываются байты CRC или ECC, возникновение ошибок в поле данных не проверяется. При чтении и записи сектора добавляются 4-е байта КЦК пользователя.

R - режим повторения при возникновении ошибки:

R=0 - повторение разрешено;

R=1 - повторение запрещено.

Внутренняя диагностика (90H) - выполняется внутренняя диагностика НЖМД, по окончании которой в регистре ошибок формируется код завершения. Если ошибок нет, то код завершения 01H.

Форматирование дорожки (50H) - по этой команде записывается формат нижнего уровня на указанную дорожку НЖМД. У многих накопителей IDE AT форматирование дорожки производится при включении технологического режима.

Идентификация НЖМД (ECH) - по этой команде НЖМД настраивается на параметры, задаваемые накопителю из HOST. Данная команда должна выполняться после «сброса» НЖМД.

Рекалибровка (10H) - по этой команде головки НЖМД устанавливаются на 0-ой цилиндр.

Чтение буфера (E4H) - по этой команде устанавливается запрос DRQ в регистре состояния. HOST может прочитать содержимое буфера 256 слов через регистр данных.

Чтение сектора(ов) (2ХН) - по этой команде заданный сектор считывается в секторный буфер (обычно 512 байт) и формируется запрос DRQ. HOST может прочитать содержимое буфера 256 слов через регистр данных. В команде могут быть установлены биты L и (или) R. Содержимое регистра 1F2 указывает на количество считываемых секторов (если 1F2=0, то записывается 256 секторов), содержимое регистра 1F3 указывает начальный сектор.

Верификация (41Н) - по этой команде проверяется формат указанной дорожки.

Позиционирование (70Н) - по этой команде головки НЖМД устанавливаются на указанный цилиндр.

Запись буфера (E8Н) - по этой команде устанавливается запрос DRQ в регистре состояния, после этого HOST должен переслать 256 слов через регистр данных.

Запись сектора(ов) (3ХН) - по этой команде устанавливается запрос DRQ в регистре состояния и HOST должен переслать 256 слов через регистр данных. После этого данные записываются на магнитный диск. В команде могут быть установлены биты L и (или) R. Содержимое регистра 1F2 указывает на количество записываемых секторов (если 1F2=0, то записывается 256 секторов), содержимое регистра 1F3 указывает начальный сектор.

1.3. Служебная информация НЖМД IDE AT.

Служебная информация НЖМД IDE AT необходима для функционирования схем самого НЖМД и, как правило, скрыта от пользователя. Служебную информацию можно разделить по типам:

- Сервисная информация;
- Рабочие программы;
- Формат нижнего уровня;
- Таблица конфигурации;
- Паспорт диска;
- Таблица сбойных секторов.

Сервисная информация необходима для работы сервисной системы привода магнитных головок НЖМД с соленоидным двигателем и НЖМД с шаговым двигателем при широтно-импульсном фазовом управлении. На большинстве современных НЖМД сервисная информация используется и для стабилизации скорости вращения шпиндельного двигателя. Сервисная информация типа Dedicated располагается на отдельной поверхности, СИ типа Embedded непосредственно на рабочей поверхности между секторами. На первых моделях НЖМД IDE AT с шаговым двигателем сервисная информация отсутствует (ST157A, KL-343). В таких моделях позиционирование и нахождение нулевой дорожки происходит по устойчивым шагам и по формату нижнего уровня.

Рабочие программы (микрокод) управляющего микропроцессора представляют собой необходимый набор программ для работы аппаратуры НЖМД. К ним относятся программы управления аппаратурой позиционирования, обмена информацией с однокристальным микроконтроллером и буферным ОЗУ, первоначальной диагностики и т.д. В большинстве моделей НЖМД рабочие программы размещаются во внутреннем ПЗУ управляющего микропроцессора, некоторые модели используют внешнее ПЗУ (накопители фирм KALOK, Conner, Maxtor, Samsung). В некоторых моделях НЖМД часть рабочих программ хранится на магнитном диске, а во внутреннем ПЗУ управляющего микропроцессора хранятся программы начальной инициализации, позиционирования и первичный загрузчик для считывания рабочих программ с магнитного диска в ОЗУ. Так, например, в модели ST351A/X внешняя микропрограмма занимает 19 секторов для работы по интерфейсу AT, и 19 секторов для работы по интерфейсу XT. В зависимости от установленных перемычек, при инициализации в ОЗУ накопителя перегружается либо одна, либо другая микропрограмма. В семействе накопителей ST3144AT внешняя микропрограмма занимает 32 сектора и при инициализации перегружается в ОЗУ. В более современных накопителях ST3660A служебная информация представлена в виде ОСУВ (операционной системы управления винчестером), все программы и таблицы хранятся в служебной зоне в виде модулей под своими именами. При инициализации считывается загрузчик, в котором находится директорий расположения модулей и при работе накопитель подгружает отдельные модули в ОЗУ.

Производители жестких дисков размещают часть микропрограмм на поверхностях не только для экономии места в ПЗУ, но и для возможной замены ее, если вдруг в процессе производства или

эксплуатации, в микропрограмме будет обнаружена ошибка. Переписать микропрограмму на диске значительно проще, чем перепаивать «прошитые» микропроцессоры, особенно если месячный объем завода-изготовителя составляет 20 - 30 тыс. накопителей.

Формат нижнего уровня. Структура формата дорожки микроконтроллера WD42C22A показана на Рис.18.

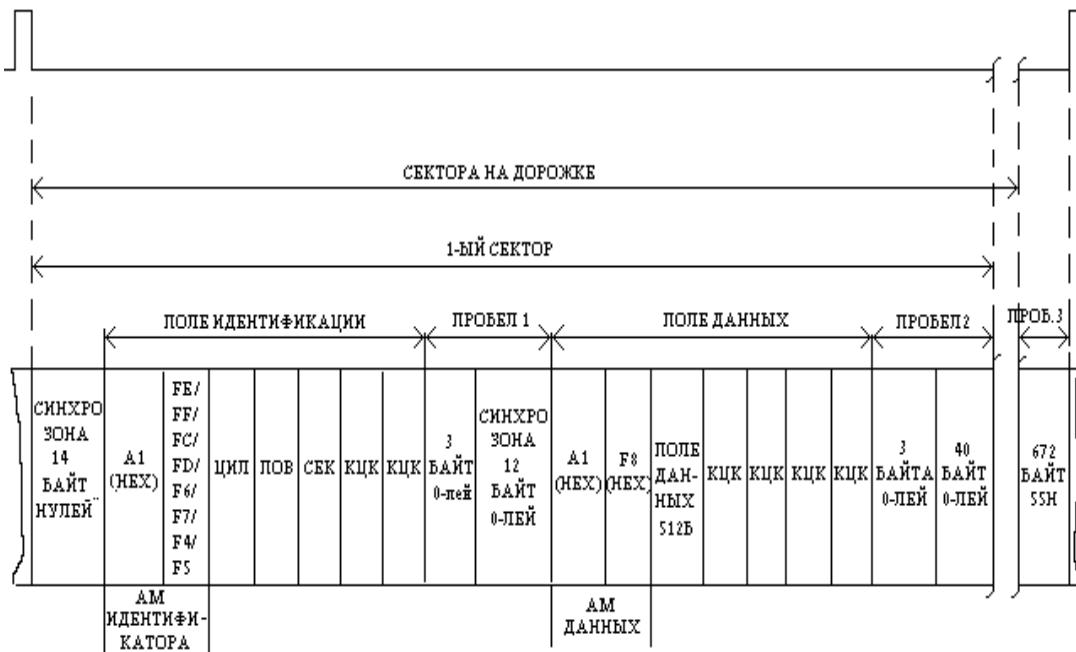


Рис.18. Структура формата дорожки.

Начало дорожки определяется индексным импульсом. Количество секторов на дорожке зависит от используемого метода кодирования и скорости вращения шпиндельного двигателя. Формат каждого сектора содержит поле идентификации, поле данных, синхрозоны и пробелы. В начале дорожки расположена синхрозона, содержащая 14 байтов нулей, которая служит для фазирования и синхронизации строба выделения данных. Поле идентификации содержит адресный маркер, адрес цилиндра, адрес поверхности, адрес сектора и два байта контрольно-циклического кода. Байт A1, входящий в адресный маркер, записывается с нарушением правил кодирования путем пропуска одного импульса синхронизации, это делает его отличным от любого другого байта A1, встречающегося на дорожке. В адресный маркер поля идентификации входит также код номера цилиндра:

- FE - цилиндр 0-255;
- FF - цилиндр 255-511;
- FC - цилиндр 512-767;
- FD - цилиндр 768-1023;
- F6 - цилиндр 1024-1279;
- F7 - цилиндр 1280-1535;
- F4 - цилиндр 1536-1791;
- F5 - цилиндр 1792-2047.

Между полем идентификации и полем данных находится пробел 1, включающий 3 байта нулей и синхрозону. Поле данных включает адресный маркер данных, содержащий байты A1 и F8, данные (количество байт программируется) и 4 байта КЦК. Пробел 2 служит для исключения наложения двух соседних секторов в том случае, если форматирование диска проводилось при оборотах выше номинальных, а запись данных производится при оборотах ниже номинальных. Пробел 3 служит демпфером отклонения скорости вращения диска для всей дорожки. Различные БИС контроллеров имеют, как правило, свой формат, но структура формата остается постоянной. В основном различия касаются количества секторов на дорожке, количества байт в поле данных, значения байт контрольно-циклического кода. В последнее время появились накопители с постоянной плотностью записи или как их еще называют с зонно-секционной записью. Как было подробно рассмотрено в [1] у обычных НЖМД плотность записи к центру диска возрастает, у НЖМД с постоянной плотностью записи на внешних дорожках размещается большее количество секторов, чем на внутренних. Это приводит к значительному увеличению емкости по сравнению с обычными НЖМД.

Таблица конфигурации накопителя IDE AT содержит информацию о логической и физической организации дискового пространства. Эта таблица необходима для того, чтобы плата электроники, которая одинакова для всего семейства накопителей, могла настраиваться на данную модель семейства. Дело в том, что при проектировании какой-либо модели, например, 850 Мб на двух дисках, автоматически получается “половинчата” модель 425 Мб на одном диске. Таким образом перекрывается еще один сектор рынка. Кроме того, в “половинчатой” модели можно использовать детали, которые не подходят по каким-либо параметрам в полные модели. Так, например, в “половинчатых” моделях используют шпиндельные двигатели с повышенными биениями или магнитные диски, имеющие дефекты в последней зоне полной модели, используются в “половинчатой” модели, имеющей меньшее количество зон и т.д. Например, семейство ST3660A Seagate:

- ST3660A 540 Мб - 7 зон, 4 рабочие поверхности;
- ST3490A 420 Мб - 5 зон, 4 рабочие поверхности;
- ST3295A 270 Мб - 7 зон, 2 рабочие поверхности.

Семейство PLS-31274A Samsung:

- PLS-31274A 1270 Мб - три рабочих диска;
- PLS-30850A 850 Мб - два рабочих диска.

Паспорт диска накопителя IDE AT содержит справочную информацию о конфигурации и характеристиках НЖМД. Паспорт диска занимает один сектор (256 слов) и располагается в служебной зоне, он предназначен для автоматического конфигурирования системы или настройки программного обеспечения для работы с НЖМД. В некоторых накопителях паспорт диска хранится в ПЗУ с управляющей микропрограммой, а в служебной зоне на диске хранится только серийный номер. Для чтения паспорта диска необходимо подать команду идентификации (ECH), после чего считать информацию из буфера сектора для анализа. В табл.6 приводятся основные параметры считываемые из паспорта диска.

Таблица 6.

Слово	Значение
0	Главное слово конфигурации
1	Количество цилиндров
2	Зарезервировано
3	Количество головок
4	Количество байт на дорожке
5	Количество байт в секторе
6	Количество секторов на дорожке
10 - 19	Серийный номер (ASCII)
20	Тип буфера
21	Емкость буфера деленная на 512 байт
23 - 26	Версия микропрограммы (ASCII)
27 - 46	Модель накопителя (ASCII)

В соответствии со спецификацией Fast ATA-2 и Enhanced IDE кроме этих данных, в паспорте современного HDD IDE AT содержится около 20 характеристик дающих полную информацию о накопителе.

Таблица дефектных секторов. В накопителях с интерфейсом ST506/412 таблица дефектных дорожек размещалась на корпусе гермоблока в виде наклейки. Любой накопитель имел запас по емкости, например 20-ти Мб НЖМД ST225 имел на самом деле 21,5 Мб., т.е. 1,5 Мб отводилось под сбойные дорожки. В НЖМД IDE AT тоже имеется избыточность по емкости, но она скрыта от пользователя и доступна только управляющему микропроцессору и контроллеру самого накопителя. Часть этой избыточной емкости отводится для рабочих программ НЖМД (если они размещаются на поверхностях), паспорта диска и таблицы дефектных секторов. Остальная часть резервируется - для замены сбойных секторов. Заполнение таблицы дефектных секторов производится на заводе - изготовителе после форматирования НЖМД, номера всех выявленных BAD-секторов помещаются в таблицу. Такая процедура называется подгрузкой (скрытием) дефектов (UPDATE DEFECT). Теперь при работе НЖМД, если произойдет обращение к скрытому дефектному сектору, то сам накопитель переадресует обращение к резервному. Поэтому все IDE AT накопители, пришедшие с завода-изготовителя, не имеют ни одного дефектного сектора.

Большинство моделей современных НЖМД имеют две таблицы дефектов: начальная (Primary) и растущая (Grown). Начальная заполняется на заводе-изготовителе в процессе технологического тестирования. Растущая заполняется в процессе эксплуатации накопителя, при появлении у него дефектных секторов, с помощью специализированных технологических утилит.

1.4. Логическая организация дискового пространства.

В НЖМД ST506/412 все дисковое пространство было доступно пользователю, исключение составляли «минусовые» дорожки, на которых была записана сервисная информация у накопителей с шаговым двигателем привода магнитных головок или отдельная сервоповерхность у НЖМД с соленоидным приводом. В накопителях IDE AT довольно значительная часть дискового пространства скрыта от пользователя, она содержит служебную информацию и резервную область для замены сбойных секторов НЖМД. В нормальном режиме работы накопителя она доступна только внутреннему микроконтроллеру. Это возможно из-за того, что в НЖМД IDE AT существует понятие логического сектора и HOST работает не с физическими секторами накопителя, а с логическими. В поле идентификации физического сектора хранится значение головки, цилиндра и сектора аналогично формату накопителя ST506/412, логический сектор появляется вследствие пересчета управляющим микропроцессором накопителя параметров заданного сектора в команде (головки, цилиндра, сектора) и реальным дисковым пространством (физическими форматом). Микроконтроллер может выполнять операции записи и чтения данных только на поверхность, на которой находится физический формат (записать сектор, прочитать сектор и т.д.) поэтому служебная информация НЖМД IDE AT тоже находится в поле данных физического формата (исключение составляет сервисная информация). В обычном режиме работы накопителя, при операции чтение/запись нулевого сектора, внутренний контроллер НЖМД “знает” структуру своего дискового пространства пересчитает логические параметры сектора в физические и выполнит команду на нулевом логическом секторе.

При проектировании модели НЖМД IDE AT разработчики определяют необходимую для функционирования накопителя служебную информацию и количество цилиндров занимаемое ею, поэтому логическим нулевым цилиндром является первый свободный цилиндр, следующий за последним цилиндром служебной информации. Структура дискового пространства у различных моделей НЖМД IDE AT может отличаться от приведенной на рис.19, например, у накопителей ST351A/X, ST3290A логический нулевой цилиндр начинается с физического восьмого, в семействе ST3144AT - с десятого, а в семействе ST3660A - с четвертого.

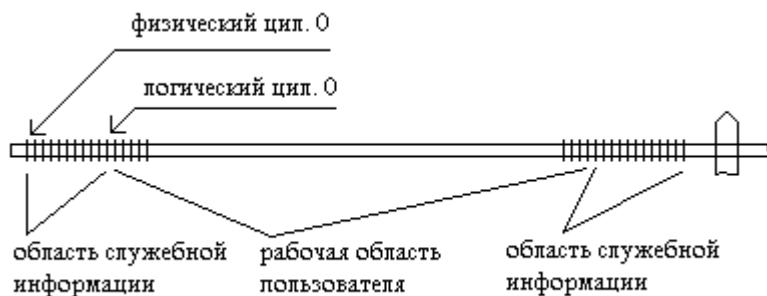


Рис.19. Пример логической организации дискового пространства НЖМД IDE AT.

1.5. Режим трансляции.

Первые модели ATA винчестеров могли работать под своими физическими параметрами и допускали работу с каким-нибудь логическим типом в SetUp компьютера. Причем в паспорте диска этих винчестеров располагались именно физические параметры, отсюда и пошел термин установить накопитель под физическими параметрами.

Современные накопители ATA поддерживают универсальный режим трансляции, при котором основным критерием выбора параметров накопителя является общее количество секторов пользователя для данной модели. При установке параметров главное, чтобы произведение установленных цил., гол., сек. не превысило общее количество секторов накопителя. Как правило, в сопровождающей документации на

винчестер указываются наилучшие параметры с точки зрения емкости и общее количество секторов накопителя. Большинство BIOS персональных компьютеров имеют процедуру автодетект, которая позволяет прочитать параметры из паспорта диска накопителя и установить их в SetUp. Некоторые винчестеры, например, фирмы Conner, используют так называемый адаптивный режим трансляции, при котором сам накопитель оповещает пользователя о неправильном использовании его дискового пространства. При инициализации винчестеру передаются всего два параметра, количество головок и секторов, сам накопитель настраивает свою логическую структуру таким образом, чтобы общая емкость не изменилась, коррекция осуществляется за счет изменения числа цилиндров. Если прочитать паспорт диска такого накопителя до инициализации и после инициализации, то считанные значения параметров будут различны, причем количество головок и секторов во втором случае будет соответствовать инициализированным параметрам, а количество цилиндров будет скорректировано в соответствии с емкостью. Если количество логических цилиндров при инициализации компьютера окажется больше 1024, пользователь потеряет часть полезной емкости винчестера.

1.6. Методы скрытия дефектов в НЖМД IDE AT.

Существует несколько алгоритмов скрытия дефектов:

Метод резервного сектора. Суть метода заключается в том, что на каждой дорожке накопителя размещается дополнительный, недоступный в обычном режиме работы, сектор и при обнаружении дефекта в каком-либо рабочем секторе дорожки, вместо него включается резервный. Таким образом накопитель может скрыть только один дефектный сектор на дорожке. Этот метод неэффективен если на дорожке несколько дефектных секторов. Кроме этого при использовании такого метода происходят достаточно большая потеря дискового пространства из-за необходимости содержать резервный сектор на всех дорожках, в независимости от того, есть на них дефекты или нет. Такой алгоритм скрытия дефектов используется в накопителях семейства WD93044A фирмы Western Digital. В накопителях KALOK, XEBEC резервный сектор выделяется на цилиндр пакета магнитных дисков, при этом возможности по скрытию дефектов еще более уменьшаются. Существует более улучшенный алгоритм, при котором резервный сектор выделяется на цилиндр, но если он занят, резерв ищется на цилиндре + (-) 1 от дефектного, если там он занят то + (-) 2 и т.д. Такой алгоритм скрытия дефектов применяется в накопителях Piranha, Caviar архитектуры 0 и некоторых накопителях Conner.

Метод резервной дорожки. Такой метод позволяет исключить всю дорожку при обнаружении на ней дефектов. Накопители, использующие такой алгоритм скрытия дефектов, имеют определенное количество резервных дорожек вне рабочей зоны. Недостаток этого метода заключается, во-первых, в неэкономном расходовании дискового пространства, так как для скрытия одного сбояного сектора исключается вся дорожка, а, во-вторых, для чтения резервной дорожки накопителю необходимо делать позиционирование в резервную область. При инициализации в контроллер накопителя должна быть загружена таблица перемещенных дорожек «какая дорожка, куда перемещена». Такой алгоритм используется в накопителях Maxtor, Piranha, Caviar архитектуры 0 для исключения дорожек с запорченными сервометками.

Метод пропуска дефектной дорожки. При этом методе дорожка, содержащая дефект, считается нерабочей и «не замечается» контроллером диска. Для этого при инициализации накопителя в контроллер загружается таблица дефектных дорожек. Во время работы накопитель при вычислении номера дорожки учитывает загруженную таблицу дефектов и к вычисленному номеру дорожки прибавляет номер дефекта, который встретился до нее. Таким образом, рабочая зона накопителя будет сдвигаться к центру диска, хотя в ней будут образовываться «пустые» места. Данный метод отличается от предыдущего тем, что не требует дополнительного позиционирования в резервную область. Такой алгоритм скрытия дефектов используется в накопителях семейства ST157A.

Метод пропуска дефектного сектора. Этот метод применим только к накопителям, использующих режим трансляции физических параметров в логические. При этом методе, как и в предыдущем, дефектные сектора считаются не рабочими и «не замечаются» контроллером диска. Накопитель использующий этот метод содержит специальные таблицы транслятора которые при инициализации загружаются в ОЗУ и используются программой трансляции для вычисления физического номера сектора. Такой метод используют накопители семейств: ST1144AT, ST3144AT, ST3290A, ST3660 и др. Метод пропуска дефектного сектора обеспечивает наименьшие потери дискового пространства и позволяет скрывать практически любое количество дефектных секторов. Более улучшенный алгоритм используют накопители Caviar архитектуры 1, которые в таблице транслятора содержат абсолютные номера дефектных секторов.

1.7. Работа НЖМД IDE AT.

После подачи питающего напряжения на НЖМД или активизации интерфейсного сигнала /RESET схема сброса накопителя подает сигнал RESET на управляющий микропроцессор, который, отрабатывая свою микропрограмму, инициализирует состояние портов ввода/вывода (из-за этого, как правило, останавливается шпиндельный двигатель), очищает рабочую область памяти данных, программирует однокристальный микроконтроллер и все программируемые микросхемы, находящиеся на внутреннейшине данных НЖМД. После этого управляющий микропроцессор опрашивает внутренние сигналы работы накопителя ОЗП, ОШ, ПИТ, и т.д., и подает сигнал на запуск шпиндельного двигателя. Следующий этап работы микропрограммы - проведение внутреннего теста НЖМД, при котором проверяются: ОЗУ буфера данных, однокристальный микроконтроллер и состояние входных сигналов микроконтроллера со стороны порта НЖМД, см. Рис.13. После этого управляющий микропроцессор, анализируя период следования импульсов индекс, ожидает пока шпиндельный двигатель не наберет заданных оборотов и, как только это произойдет, он, управляя схемой позиционирования и однокристальным микроконтроллером, перемещает магнитные головки в зону, где записана служебная информация и пересыпает ее в буферное ОЗУ для дальнейшей работы. После этого управляющий микропроцессор устанавливает биты 6 (DRDY) и 4 (DSC), сбрасывает бит 7 (BSY) в регистре состояния НЖМД, а в регистр ошибок/предкомпенсации пересыпается код 01 - ошибок не обнаружено (данные регистры находятся в однокристальном микроконтроллере). Накопитель в таком состоянии может находиться сколь угодно долго, ожидая пока не произойдет запись в регистр команд - 1F7H. Управление НЖМД IDE AT производится с помощью программно доступных регистров 1F0H - 1F7H, 3F6H, 3F7H со стороны HOST. Перед записью команды HOST-у необходимо проверить бит 7 (BSY) регистра состояния НЖМД, он должен быть сброшен. После этого подготавливается файл задания - заполняются регистры, которые участвуют в выполняемой команде (регистр номера сектора, регистр накопителя/головки и т.д.) и в регистр 1F7H пересыпается команда. После записи в регистр команд однокристальный микроконтроллер формирует запрос прерывания к управляющему микропроцессору MCINT (Micro Controller Interrupt), не следует путать с IRQ14. Обрабатывая процедуру прерывания, управляющий микроконтроллер накопителя устанавливает в регистре состояния НЖМД бит 7 (BSY), считывает и интерпретирует содержимое регистра команд. Если ошибочно была подана не существующая команда, то в регистре ошибок устанавливается бит 2 (ABRT), а в регистре состояния - бит 0 (ERR) и сбрасывается бит 7 (BSY), после этого НЖМД готов к приему следующей команды. Если код команды распознан, то управляющий микропроцессор из микроконтроллера считывает содержимое регистров, участвующих в выполнении данной команды, и управление передается на процедуру обработки этой команды, по завершению которой сбрасывается бит 7 (BSY) регистра состояния. При возникновении ошибки дополнительно формируется регистр ошибок и устанавливается бит 0 (ERR) в регистре состояния.

2. Ремонт НЖМД IDE AT.

Общие принципы ремонта НЖМД IDE AT описаны на базе использования тестов универсального тестера "PC-3000AT".

2.1. Интерпретация кодов ошибок при диагностике НЖМД IDE AT.

После выполнения каждой команды НЖМД формирует регистр состояния и, если произошла ошибка, - регистр ошибок. В зависимости от поданной команды и значения регистров состояния и ошибок можно судить о характере неисправности накопителя. Если команда выполнилась без ошибок, то при чтении регистра состояния должны быть установлены только биты 6 (DRDY) и 4 (DSC). Ниже приведены наиболее характерные неисправности, возникающие в НЖМД IDE AT.

регистр состояния							
BSY	DRDY	WFT	DSC	DRQ	CORR	INX	ERR
регистр ошибок							
BBK	UNC	0	IDNF	0	ABRT	T0NF	AMNF

После выполнения всех или большинства команд устанавливается бит ABRT в регистре ошибок. Данный бит указывает на то, что код команды не распознан, следовательно, либо управляющий микропроцессор неверно их интерпретирует, либо однокристальный микроконтроллер неверно их транслирует на внутреннюю шину данных НЖМД. Первая причина может быть как из-за неисправности самого микропроцессора, так и из-за разрушения управляющей программы в памяти программ. Чтобы это проверить, необходимо произвести «СБРОС НЖМД» и запуск «ВНУТРЕННЕЙ ДИАГНОСТИКИ» из меню «ПРОВЕРКА КОНТРОЛЛЕРА». У многих НЖМД рабочие программы подгружаются с диска в буферное ОЗУ (например Seagate, Western Dig. и др.) и при их разрушении выдается ошибка именно ABRT, причем попытка подать какую-либо команду, даже внутренней диагностики, может закончиться ABRT. Вторая причина может быть из-за неисправности микросхемы однокристального микроконтроллера или, если какой-то шинный формирователь на внутреннейшине данных «подсаживает» сигнал, это может приводить кискажению кода команд. Для проверки внутренней шины данных служит тест «ПРОВЕРКА БУФЕРА СЕКТОРА». Появление ошибки ABRT также может быть и из-за неверно выбранной конфигурации проверяемого накопителя, для корректного тестирования рекомендуем использовать базу данных тестера.

Бит T0NF в регистре ошибок устанавливается, если при выполнении команды рекалибровка НЖМД не обнаружил нулевую дорожку. Такой дефект может возникнуть из-за отсутствия физического формата на нулевой дорожке или из-за неисправности в канале чтения/преобразования данных, вследствие которой НЖМД не может прочитать формат. В накопителях с линейным двигателем ошибка T0NF может возникать по причине разрушения сервисной информации и в следствие чего НЖМД не может определить дорожку 0. Для проверки правильности нахождения нулевой дорожки необходимо в режиме «ПРОВЕРКА НАКОПИТЕЛЯ» подать команду рекалибровки X->0 и наблюдать результат на светодиодных индикаторах регистра состояния и ошибок.

Остальные биты в регистре ошибок связаны с неисправностью канала чтения/преобразования данных НЖМД, ошибки перечисленны в порядке уменьшения степени неисправности:

IDNF - идентификатор не найден. Поле идентификации (заданные головка, цилиндр и сектор) не найдены, точнее не найден адресный маркер поля идентификации или, если АМ поля идентификации найден, то КЦК поля идентификации не совпадает, см. Рис.10. Такая ошибка может возникать при отсутствии физического формата или его разрушении. Также ошибка может возникать при неисправности в канале чтения - отсутствие чтения, или из-за неисправности схемы преобразования данных, или из-за неправильной работы схемы КЦК в однокристальном микроконтроллере.

AMNF - адресный маркер поля данных не обнаружен после правильного нахождения поля идентификации. Такая ошибка возникает в основном при частично разрушенном физическом формате. Канал чтения/преобразования данных по всей видимости работает, так как адресный маркер поля идентификации найден и КЦК поля идентификации совпадает.

UNC - данные не скорректированы. При выполнении команды чтения сектора поле идентификации считано правильно, адресный маркер поля данных найден, но при считывании поля данных не совпал КЦК и аппаратура исправления ошибок не смогла скорректировать данную ошибку. Такие ошибки возникают в основном по причине дефектов магнитных поверхностей.

CORR - бит 2 регистра состояния - данные скорректированы. При выполнении команды чтения сектора поле идентификации считано правильно, адресный маркер поля данных найден, но при считывании поля данных не совпал КЦК и аппаратура исправления ошибок успешно скорректировала данную ошибку. Такие ошибки возникают в основном по причине дефектов магнитных поверхностей. Очень часто перезапись физического формата исправляет данные ошибки.

Бит BBK в регистре ошибок указывает, что данный сектор, к которому произошло обращение, является дефектным и помечен как BAD. Данный бит не является ошибочным, он несет скорее информационный смысл.

Бит WFT в регистре состояния указывает, что при выполнении операции ЗАПИСЬ СЕКТОРА поле идентификации данного сектора успешно найдено и при записи данных в поле данных внутренние схемы НЖМД сформировали сигнал ОШИБКА ЗАПИСИ. Такая ошибка может возникнуть при неисправности канала записи.

2.2. Основные принципы отыскания неисправности.

Неисправности НЖМД IDE AT можно разделить на следующие группы:

- неисправность с начальной инициализацией;
- неисправность схемы управления шпиндельным двигателем;
- неисправность схемы управления позиционированием;
- неисправность канала чтения-преобразования данных;
- неисправность канала записи, схемы предкомпенсации данных;
- разрушение служебной информации.

2.2.1. Неисправность с начальной инициализацией.

Неисправности с начальной инициализацией приводят, как правило, к полной неработоспособности накопителя. В НЖМД с такой неисправностью очень часто даже шпиндельный двигатель не запускается (в следствие того, что управляющий микропроцессор не выдает разрешение на запуск) или запускается, затем останавливается и снова запускается и т.д., но во всех случаях НЖМД не формирует код 50H в регистре состояния (см. биты регистра состояния). Основные причины, по которым управляющий микропроцессор накопителя не может выполнить начальную инициализацию:

- неисправность схемы сброса;
- неисправность кварцевого тактового генератора;
- разрушение управляющей микропрограммы в памяти программ;
- неисправность управляющего микропроцессора;
- неисправность однокристального микроконтроллера.

Для того, чтобы проверить, как микропроцессор отрабатывает начальную инициализацию, необходимо иметь листинг управляющей микропрограммы, тогда можно проверить, в каком именно месте и по какой причине происходит останов или сброс НЖМД. Как правило, алгоритм работы накопителя неизвестен и, более того, является НОУ-ХАУ фирмы-производителя НЖМД, причем алгоритмы работы различных моделей (даже одной фирмы-изготовителя) сильно отличаются. По всем этим причинам такой подход к поиску неисправности начальной инициализации практически не применим. Предлагается следующая методика поиска неисправности.

Необходимо проверить питающие напряжения на управляющем микропроцессоре однокристальном микроконтроллере, возбуждение кварцевого резонатора, подключенного к управляющему микропроцессору, или приход тактовых импульсов если используется внешний генератор, а также все схемы синхронизации накопителя. Далее необходимо проверить схему сброса НЖМД. Для этого замыкают и размыкают контакты 1 и 2 интерфейсного разъема накопителя и осциллографом наблюдают прохождение сигнала «RESET» на управляющий микропроцессор и однокристальный микроконтроллер. В качестве управляющего микропроцессора в НЖМД IDE AT, как правило, используют 8-ми разрядные однокристальные микрокомпьютеры: Zilog Z8, Motorola 68HC11, семейство intel 8051, или 16-ти разрядные: Motorola 68HC16, семейство Intel 80196. Если на управляющий микропроцессор приходят тактовые импульсы (или возбуждается кварцевый резонатор, подключенный к микропроцессору) и схема сброса работает, то микропроцессор должен отрабатывать управляющую программу, о чем свидетельствуют импульсы на выводах ALE, /RD, /WR, причем контролировать их необходимо сразу после прохождения сигнала «сброс», в противном случае можно не увидеть наличие импульсов вследствие зависания микропроцессора. Если кварцевый резонатор, подключенный непосредственно к микропроцессору, не возбуждается или отсутствуют импульсы на выводе ALE, то скорее всего неисправен управляющий микропроцессор накопителя. Не следует «выкусывать» такой микро-

процессор, необходимо воспользоваться паяльной станцией для демонтажа микросхем в корпусах PLCC и QFP для того, чтобы можно было ее использовать при неверной диагностике. При замене управляющего микропроцессора накопителя необходимо обращать внимание на код прошивки (версию микропрограммы) и заменять микропроцессор с таким-же кодом микропрограммы какой и был, если точно не известно, что другая версия микропрограммы совместима. Если кварцевый резонатор микропроцессора возбуждается и присутствуют импульсы на выводах ALE, /RD, /WR, то скорее всего шпиндельный двигатель НЖМД вращается. В такой ситуации очень часто накопитель не выходит в готовность по причине того, что не может прочитать управляющие программы с диска вследствие неисправности в гермоблоке или в канале чтения. Особенно это часто проявляется в накопителях с соленоидным двигателем. Для проверки гермоблока необходимо воспользоваться исправной платой от аналогичного накопителя, необходимо только не забывать о совместимости прошивки микропроцессора и рабочих программ хранящихся на магнитном диске. Если присутствуют импульсы на выводах микропроцессора ALE, /WR, /RD, а разрешение на запуск шпиндельного двигателя не подается, то скорее всего микропроцессор ожидает от внутренних схем НЖМД какого-либо сигнала управления или готовности. Не имея принципиальной схемы НЖМД и не зная алгоритма работы накопителя проверить внутренние сигналы готовности НЖМД можно следующим образом. Необходимо на контакты 1 и 2 интерфейсного разъема накопителя надеть перемычку (имитировать сигнал /RESET), сравнить логические уровни на выводах управляющего микропроцессора и однокристального микроконтроллера с логическими уровнями, снятыми с аналогичного рабочего НЖМД. Выявленные несоответствия помогут в определении неисправности. Если накопитель переходит к считыванию служебной информации, о чем можно убедиться по характерному звуку работы системы позиционирования, то скорее всего неисправность не связана с начальной инициализацией. За состоянием накопителя удобно наблюдать на светодиодах регистра состояния, который постоянно обновляется даже если никакие команды на НЖМД IDE AT не подаются. При диагностировании накопителя, у которого не проходит начальная инициализация, параметры вводятся из базы данных. Для проверки начальной инициализации можно использовать команду «СБРОС» в режиме проверки контроллера. По этой команде производится аппаратный сброс НЖМД, инициализация и рекалибровка. При выполнении команды необходимо наблюдать за регистром состояния НЖМД.

2.2.2. Неисправность схемы управления шпиндельным двигателем.

Методика отыскания неисправности схемы управления шпиндельным двигателем рассмотрена в [1]. Критериями запуска шпиндельного двигателя являются: питающее напряжение на микросхеме управления, опорная тактовая частота и сигнал разрешения на запуск. Если все эти условия выполняются, а шпиндельный двигатель не запускается, то неисправна либо микросхема управления, либо шпиндельный двигатель. Работоспособность шпиндельного двигателя можно проверить, используя исправную плату управления. Контролировать опорную тактовую частоту и сигнал разрешения на запуск необходимо сразу после включения питания в течении 2 - 4 сек. Это связано с тем, что во избежании перегорания обмоток шпиндельного двигателя, микросхема управления отключается если в течение нескольких секунд не приходят импульсы индекс на управляющий микропроцессор. Шпиндельный двигатель может начать набирать обороты и остановиться. Происходит это чаще всего из-за того, что управляющий микропроцессор отслеживает скорость вращения магнитных дисков методом измерения периода следования импульсов индекс и если за определенный промежуток времени скорость вращения магнитных дисков не достигла номинального значения, то управляющий микропроцессор снимает разрешение на запуск шпиндельного двигателя или запрещает опорную тактовую частоту. Довольно трудно отыскать неисправность схемы управления шпиндельным двигателем в НЖМД в которых в качестве обратной связи вместо датчиков холла используется встроенная сервисная информация (Seagate ST3144A, ST3290A, ST3660A, Conner CP-3xxx, CFA, CFS, Western Dig. Caviar и др.). В таких НЖМД шпиндельный двигатель предварительно раскручивается схемой управления, до какой-то номинальной скорости, чтобы магнитные головки взлетели и могли считывать сервометки, после этого происходит стабилизация вращения (особенно это хорошо видно при включении питания накопителя Conner в технологическом режиме). Поэтому из-за разрушения сервисной информации, неисправности гермоблока или сервоканала чтения, шпиндельный двигатель может запускаться и останавливаться.

2.2.3. Неисправность системы позиционирования.

При неисправности системы позиционирования в НЖМД IDE AT могут появляться, как случайные сбои (ошибки чтения, появляющиеся на разных цилиндрах), так и полная неработоспособность накопителя из-за того, что НЖМД не может прочитать служебную информацию. Для проверки системы позиционирования необходимо выполнить тесты: проверка формата и случайное чтение. Тест проверки формата проверит работоспособность схемы управления позиционированием, а тест случайного чтения проверит исправность механики позиционирования. В НЖМД с шаговым двигателем с обычным фазовым управлением неисправность схемы управления выражается в циклическом появлении ошибки на цилиндрах кратных циклу шагового двигателя. Например, у ST157A с циклом шагового двигателя 20 ошибки появляются на цилиндрах: 8,9,11,28,29,31,48,49,51 и т.д. При такой неисправности необходимо в режиме «ПРОВЕРКА НАКОПИТЕЛЯ», используя команды пошагового перемещения [ШАГ+] и [ШАГ-], спозиционировать на эти цилинды и наблюдать осциллографом аналоговый сигнал считываемых данных в контрольной точке канала чтения [1]. Если сигнал на этих цилиндрах окажется размытым, а на остальных четким, то скорее всего неисправна микросхема управления шаговым двигателем. При диагностике неисправности необходимо также использовать проверку статических напряжений на шаговом двигателе в соответствии с его циклом [1]. В НЖМД с шаговым двигателем при широтно-импульсном фазовом управлении, неисправность схемы управления выражается в очень медленном чтении данных с диска, или к появлению многочисленных случайных ошибок вследствие того, что система подстройки работает неверно. Для проверки системы позиционирования при широтно-импульсном фазовом управлении шаговым двигателем необходимо в режиме «ПРОВЕРКА НАКОПИТЕЛЯ», используя команды [ШАГ+], [ШАГ-], пошагово перемещать позиционер с цилиндра на цилиндр. При этом необходимо контролировать считываемый аналоговый сигнал в контрольной точке канала чтения. При исправной системе позиционирования вал шагового двигателя будет равномерно вращаться, а на экране осциллографа будет наблюдаться четкий не размытый сигнал. Если при выполнении команды [ШАГ+] или [ШАГ-] сигнал чтения окажется размытым или очень медленно переходящим в четкий, то система позиционирования неисправна. В этом случае необходимо убедится в исправности сервисной информации, находящейся на магнитных дисках, проверить работоспособность сервоканала чтения и схемы АЦП, схемы рассогласования и генератора ШИФУ (см. рис.2). Для проверки исправности сервисной информации лучше всего воспользоваться платой управления, снятой с аналогичного рабочего накопителя, при этом автоматически проверяется вся механическая часть системы позиционирования [1]. Для проверки сервоканала чтения необходимо осциллографом проконтролировать прохождение считываемых данных до входа схемы АЦП. Методика проверки схемы АЦП, схемы рассогласования и генератора ШИФУ зависит от конкретного схемного решения этих функциональных устройств. В НЖМД с соленоидным приводом механическая часть системы позиционирования очень надежна из-за своей простоты и практически все неисправности связаны с электроникой схемы управления. Единственная неисправность в гермоблоке которая встречается не так-уж редко, это обрыв катушки соленоида. Обрыв обычно происходит в месте пайки к гибкому шлейфу и его достаточно легко устранить. Такую неисправность легко обнаружить прозвонкой омметром на разъеме, не открывая гермоблок. Сопротивление соленоида порядка 30 Ом. Что касается ремонта схемы управления, то можно посоветовать метод замены микросхемы сервоконтроллера на заведомо исправный, снятый с другого накопителя. Для этого лучше использовать паяльную станцию для корпусов PLCC и QFP, или можно приспособить технологический фен для пайки линолиума с температурой горячего воздуха 200 - 300°C .

2.2.4. Неисправность канала чтения/преобразования данных.

Неисправность канала чтения/преобразования данных НЖМД IDE AT может приводить к появлению случайных ошибок чтения, отсутствию чтения или к полной неработоспособности накопителя в следствии того, что НЖМД не может прочитать служебную информацию с диска. Как правило, это ошибки IDNF, причем появление ошибок AMNF, UNC, CORR или появление хотя-бы одной дорожки без ошибок свидетельствует о том, что канал преобразования данных, скорее всего, исправен и ошибку следует искать в канале чтения, «битых» поверхностях или частично разрушенном формате нижнего уровня. Для проверки канала чтения/преобразования данных необходимо выполнить тест «ПРОВЕРКА ФОРМАТА». Если при выполнении теста количество ошибок превысит 50, тест можно прервать. В листинге результатов тестирования каждую ошибку необходимо идентифицировать в соответствии с ее кодом. Необходимо также помнить, что у большинства НЖМД IDE AT

физическая организация дискового пространства не соответствует логической вследствие режима трансляции. Поэтому появление ошибок по всем поверхностям через определенное количество цилиндров возможно из-за отсутствия чтения по одной конкретной физической поверхности. Отыскание неисправности в канале чтения производят в режиме «ПРОВЕРКА НАКОПИТЕЛЯ». В этом режиме при переключении головок [ГОЛ] тестер подает на накопитель команду 41H - Verify (проверка формата дорожки), при этом информация о появляющихся ошибках отображается на светодиодах регистра состояния и регистра ошибок. В этом режиме проверяют работоспособность микросхемы коммутатора и процессора чтения данных, прохождение считываемых данных до микросхемы сепаратора, при этом можно пользоваться методикой проверки канала чтения накопителя ST506/412 [1]. Для проверки микросхемы коммутатора БМГ и самого БМГ необходимо отключить режим трансляции. Для этого в меню «ВЫБОР ТИПА НАКОПИТЕЛЯ», в User Type необходимо указать физические параметры первой зоны тестируемого накопителя, после этого выполнить команду «Сброс НМД» из меню «ПРОВЕРКА КОНТРОЛЛЕРА». При этом на нулевом логическом цилиндре логические номера секторов и головок будут соответствовать физическим. При неисправностях в канале чтения бессмыленно выполнять команду записи [ЗАП], так как перед тем как произвести запись данных, НЖМД IDE AT производит проверку поля идентификации и, если оно не обнаружено, то запись произведена не будет, а сформируется ошибка IDNF. Если данные чтения присутствуют на входе микросхемы сепаратора при переключении всех головок, то скорее всего, канал чтения НЖМД IDE AT исправен. Следующим этапом является проверка канала преобразования данных который включает микросхему сепаратора и однокристальный микроконтроллер. Схема включения микросхемы сепаратора и однокристального микроконтроллера показана на рис.20.

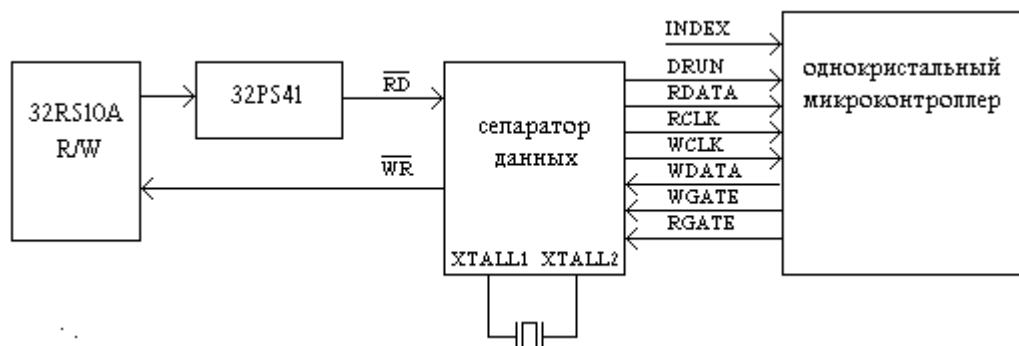


Рис.20. Схема включения сепаратора и однокристального микроконтроллера.

На неисправность канала преобразования данных указывает появление ошибки IDNF по всем поверхностям и всем цилиндрам. Проверку микросхемы сепаратора начинают с измерения питающих напряжений и тактовой частоты опорного генератора. Как правило, опорная частота для кода 2,7 RLL составляет 15 Мгц. Далее необходимо в режиме «ПРОВЕРКА КОНТРОЛЛЕРА» подать команду «ЧТЕНИЕ СЕКТОРА В ЦИКЛЕ». На запросы тестера необходимо указать номер головки, цилиндра и сектора. Необходимо только убедиться в исправности формата нижнего уровня на этой дорожке (лучше всего это сделать с помощью исправной платы управления). При исправном формате нижнего уровня должна наблюдаться диаграмма управляющих сигналов, показанная на рис.21.

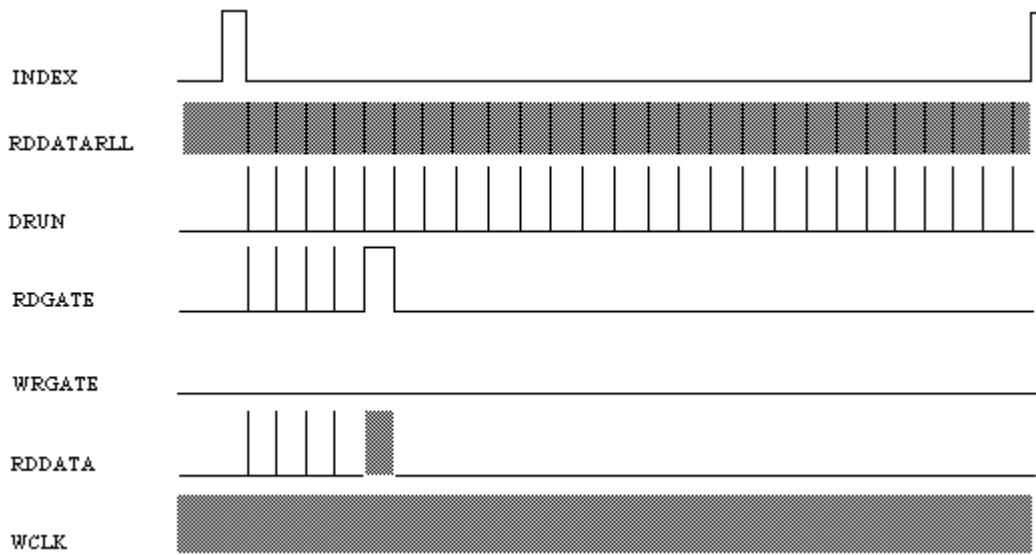


Рис.21. Чтение (читается 5-ый сектор).

Необходимо помнить, что данная диаграмма является обобщенной и лишь показывает метод проверки сепаратора и однокристального микроконтроллера. Реальная диаграмма зависит от применяемых микросхем и алгоритма работы накопителя (в частности алгоритма чтения сектора) и может быть снята с аналогичного рабочего накопителя. При проверке необходим двухлучевой или двухканальный осциллограф, который необходимо засинхронизировать от импульсов ИНДЕКС, поступающих на однокристальный микроконтроллер. Одним каналом «становятся» на приходящие импульсы индекс, другим проверяют приходящие управляющие сигналы и сигналы данных. Развертку выбирают такой, чтобы на экране поместился один или половина периода импульсов индекс.

2.2.5. Неисправность канала записи, схемы предкомпенсации данных.

Неисправность канала записи, как правило, приводит к невозможности произвести запись на НЖМД IDE AT, хотя чтение с накопителя осуществляется нормально. Необходимо напомнить, что при записи накопитель предварительно читает формат дорожки, сравнивает считанное поле идентификации с заданным и, если они совпадают, только тогда производится непосредственная запись данных в сектор, Рис.22.

Основные неисправности в канале записи следующие:

- отсутствие записываемых данных при наличии строба записи;
- ток записи вне допустимых пределов;
- питающие напряжения вне допустимых пределов.

В этих случаях, как правило, формируется бит WRFT регистра состояния. Проверить канал записи можно в режиме «ПРОВЕРКА НАКОПИТЕЛЯ». Находясь в этом режиме необходимо контролировать считываемые данные осциллографом в контрольной точке канала считывания [1]. Переключая головки командой [Гол] необходимо убедиться, что данныечитываются по всем поверхностям и ошибки чтения не наблюдаются. После этого необходимо произвести запись дорожки любым выбранным кодом. Сигнал на экране осциллографа должен измениться, при необходимости можно произвести повторную запись другим кодом. Эту операцию необходимо выполнить по всем головкам. Следует обратить внимание, что выбранный код записи, в НЖМД преобразуется в один из многочисленных кодов записи: 1,7RLL, 1,8RLL, 2,7RLL, 2,8RLL, ARLL и т. д. применяемый в данной модели накопителя, поэтому один и тот-же код записи может иметь разный вид на разных моделях НЖМД IDE AT.

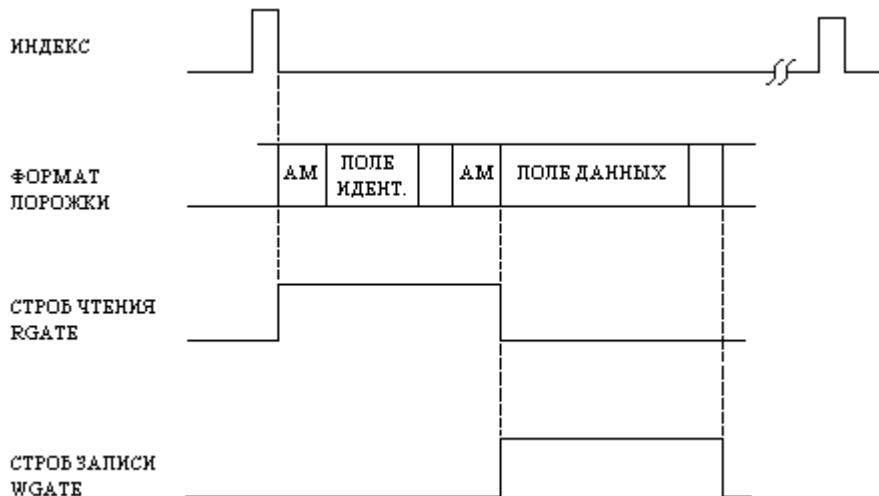


Рис.22. Запись данных.

Если данные не записываются, то необходимо проверить управляющие сигналы формируемые микропроцессором и однокристальным микроконтроллером. Для этого в режиме «ПРОВЕРКА КОНТРОЛЛЕРА» необходимо выбрать команду «ЗАПИСЬ СЕКТОРА В ЦИКЛЕ», ввести номер цилиндра, головки и сектора. Проверку осуществляют аналогично чтению. Обобщенная диаграмма управляющих сигналов при записи сектора показана на Рис.23.

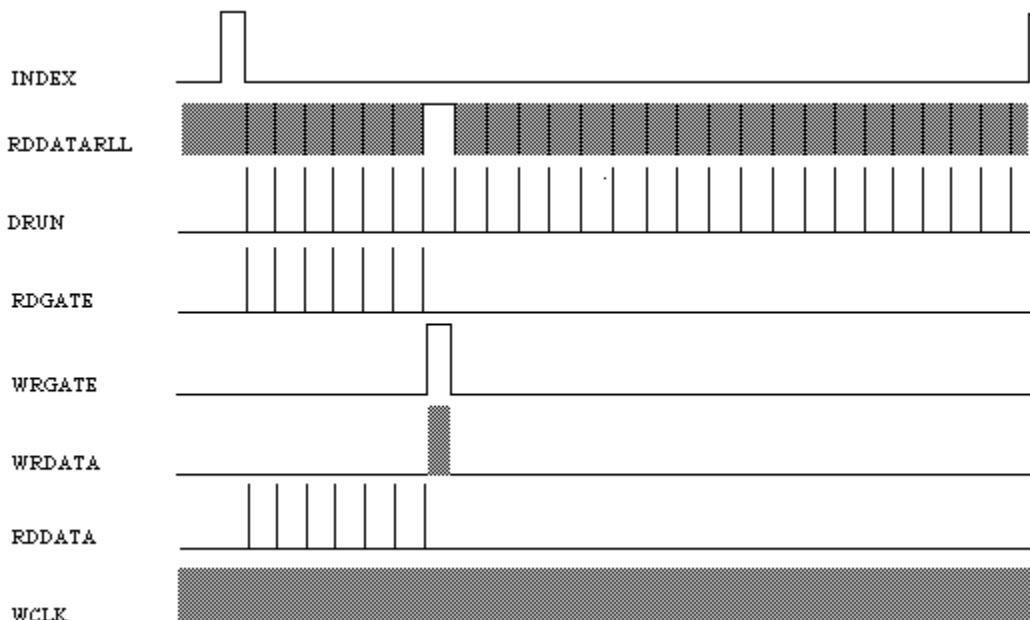


Рис.23. Запись (запись в седьмой сектор).

Неисправность схемы предкомпенсации, как правило, приводит к многочисленным ошибкам чтения, появляющимся на старших цилиндрах. Следует помнить, что предкомпенсация оказывает влияние назаписываемые данные и при чтении таких записанных данных исправным каналом чтения возникнут ошибки [1]. Если на НЖМД IDE AT появляются ошибки чтения на старших цилиндрах, то необходимо с помощью исправной платы управления снятой с аналогичного НЖМД попытаться отформатировать гермоблок

неработающего накопителя. Если после этого при чтении «родной» платой управления ошибки на старших цилиндрах исчезнут, то вероятнее всего неисправна схема предкомпенсации. В современных НЖМД IDE AT однокристальный микроконтроллер, который выполняет кодирование записываемых данных, вырабатывает сигналы EARLY и LATE (ранний и поздний), Рис.15, необходимые для работы схемы предкомпенсации рис.12. Как правило, эти сигналы вырабатываются постоянно, но разрешение на предкомпенсацию данных подается с управляющего микропроцессора приблизительно с середины каждой зоны [1]. Включение предкомпенсации необходимо проконтролировать при выполнении теста стирания поверхностей [Стир] в режиме «ПРОВЕРКА НАКОПИТЕЛЯ». Следует обратить внимание, что у некоторых НЖМД IDE AT предкомпенсация записи включается с самого нулевого цилиндра.

2.2.6. Разрушение служебной информации.

У различных моделей НЖМД служебная информация строго индивидуальна (см. раздел 1.3), она может отличаться у одной и той же модели НЖМД разных серий выпуска. При потере служебной информации практически все модели НЖМД IDE AT становятся не работоспособными, хотя их электроника и механика исправны. Более того, накопитель потерявший служебную информацию даже невозможно проdiagностировать в обычном нетехнологическом режиме работы (например все модели Seagate выдают ошибку ABRT). Для надежности, служебная информация продублирована в нескольких местах технологической зоны накопителя.

Разрушение служебной информации и появление дефектов как правило происходит по следующим причинам:

- неправильные условия эксплуатации накопителя. Тряска и ударные воздействия при транспортировке и работе накопителя;
- некорректное низкоуровневое форматирование;
- разрушение магнитного слоя некачественных магнитных дисков;
- разрушение магнитного слоя вследствие естественного старения магнитных дисков;
- выход из строя тракта записи HDD и как следствие затирание служебной информации;
- некорректная работа некоторых моделей HDD при сбоях электропитания и по сигналу RESET.

2.3. Востановление служебной информации.

Необходимость восстановления служебной информации и скрытия дефектов возникает в большинстве случаев ремонтных работ.

Для восстановления служебной информации накопителей IDE AT обязательно наличие специального оборудования и программного обеспечения. Так восстановление формата нижнего уровня, рабочих программ, таблицы конфигурации, паспорта диска и скрытие дефектных секторов (за исключением режима assign) осуществляется в технологический режим работы накопителя при включении которого становится доступным все дисковое пространство накопителя. Включение технологического режима у разных моделей накопителей различно и происходит либо по команде с интерфейса, либо при помощи специального технологического разъема. У некоторых накопителей включение технологического режима происходит при установке в панельку специального ПЗУ в замен основного. После включения технологического режима работы накопителя становится доступным специальный набор команд, при помощи которых и осуществляется запись или восстановление служебной информации. Кроме того, в технологическом режиме работы многие модели накопителей позволяют осуществлять более жесткую диагностику, например при проверке поверхности (Media analysis), накопитель сужает свое окно детектирования [1] для более жесткого тестирования магнитных поверхностей. Для восстановления служебной информации и диагностики накопителей в технологическом режиме в состав комплекса «PC-3000» входят дополнительные адаптеры и утилиты (см. описание утилит комплекса «PC-3000»).

Преписать сервисную информацию накопителей с соленоидным приводом магнитных головок в условиях сервисных фирм практически невозможно, так как записывается она на заводах-изготовителях непосредственно на магнитные диски в собранном гермоблоке при помощи специальных прецизионных установок - серверайтеров (SERVOWRITER). Для записи сервисной информации используется специальное технологическое окно в гермоблоке накопителей. Как правило серверайтеры пишут сервисную информацию только на одно семейство накопителей. В этих приборах используется точная механика, лазерные измерители расстояния перемещения и т.д. Отремонтировать накопители с запорченной сервисной информацией типа Embedded можно путем исключения или замены BAD-секторов на резервные, исключения или замены BAD-дорожек, исключения из работы всей дефектной поверхности. Перечисленные операции индивидуальны для каждого семейства

накопителей и производятся в его технологическом режиме работы (см. описание утилит комплекса PC-3000). Восстановление сервоинформации у накопителей с широтно-импульсным фазовым управлением шагового двигателя осуществляется либо по команде в технологическом режиме как у накопителей KL3120 фирмы KALOK и DX3120 фирмы Daeyoung либо также как и у накопителей с соленоидным приводом - при помощи сервортайтеров. Для восстановления СИ накопителей семейства WD93044A фирмы Western Digital и ST351A/X фирмы Seagate Лаборатория «ACE» предлагает свои разработки сервортайтер «SW-WD9X» и «SW-ST351».

2.4. Совместимость плат управления и гермоблоков НЖМД IDE AT.

Внутренняя микропрограмма накопителя, хранящаяся в памяти программ управляющего микропроцессора, тесно взаимодействует со служебной информацией, хранящейся на рабочих поверхностях НЖМД. Версия микропрограммы обозначается номером на корпусе микропроцессора накопителя, а версия служебной информации обозначается номером на этикетке приклеенной к гермоблоку, причем у НЖМД фирмы Seagate и Conner именно этот номер продублирован в паспорте диска. Для одних и тех же моделей разных версий выпуска должно соблюдаться соответствие номера прошивки процессора и версии рабочих программ записанных на гермоблок. Иногда бывает так, что два совершенно одинаковых накопителя одной и той же модели, но разных версий выпуска, являясь совершенно исправными, при перестановке плат электронники становятся не работоспособными (например ST3660A фирмы Seagate). В этих случаях приходится переписывать микропрограмму при помощи специальной технологической утилиты (см. описание утилит комплекса PC-3000), а если такой возможности нет запоминать соответствующие номера прошивки микропроцессора и гермоблока подходящих друг к другу гермоблоков и плат электронники. Данная информация пригодится при ремонте нескольких накопителей одной модели, просто методом перестановки плат или как его еще называют перебором. Тестер «PC-3000AT» при выполнении комплексного теста формирует протокол тестирования, в котором находится вся информация о накопителе, необходимо только вписать номер прошивки микропроцессора, и сохранить листинг. Как правило совместимы гермоблоки и платы управления современных «половинчатых» моделей накопителей. Микропрограмма хранящаяся в ПЗУ при инициализации настраивается на тип используемого гермоблока (например HDD семейства Caviar фирмы Western Digital) или настройка осуществляется по команде в технологическом режиме работы накопителя (например, HDD CFS850A и CFS425A фирмы Conner и др.).

Литература.

1. В.Морозов, А.Тарахтелюк «Диагностика и ремонт НЖМД типа Винчестер», М.: АО «Звезды и С», 1993г.
2. Л. В. Букчин, Ю. Л. Безрукий «Дисковая подсистема IBM-совместимых персональных компьютеров», МП «БИНОМ», 1993 г.
3. С. Гореликов «IBM PC. Дисковая система: контроллеры, накопители и их обслуживание». Москва, «Звезды и С», 1992 г.